



Energieversorgung und Ansteuerung für einen Hochleistungsmotor einer Bohrlochsonde zur Probennahme in heißer Umgebung

BACHELORARBEIT

für die Prüfung zum

Bachelor of Engineering

des Studienganges Elektrotechnik

an der

Dualen Hochschule Baden-Württemberg Karlsruhe

von

Cedric Kahl

Abgabedatum 19. August 2019

Bearbeitungszeitraum	12 Wochen
Matrikelnummer	9275202
Kurs	TEL16NT
Ausbildungsfirma	Karlsruher Institut für Technologie (KIT)
Betreuer der Ausbildungsfirma	Dipl. Ing. Stefan Dietze
Gutachter der Studienakademie	Dipl. Ing. Manfred Kohler

Erklärung

Ich versichere hiermit, dass ich meine Bachelorarbeit mit dem Thema: „Energieversorgung und Ansteuerung für einen Hochleistungsmotor einer Bohrlochsonde zur Probennahme in heißer Umgebung“ selbstständig verfasst und keine anderen als die angegebenen Quellen und Hilfsmittel benutzt habe. Ich versichere zudem, dass die eingereichte elektronische Fassung mit der gedruckten Fassung übereinstimmt.

Ort Datum

Unterschrift

Kurzbeschreibung

Im Rahmen dieser Bachelorarbeit sollen Verfahren zur Energieversorgung der Elektronik einer Geothermie-Bohrlochsonde entwickelt werden. Wegen der Sondentemperatur von bis zu 200 °C befindet sich die Elektronik in einem gekühlten Dewar. Diese besteht aus der Steuer- und Kommunikationselektronik, einem Heizdraht und einem 480 W-Motor. Die Gleichspannungsversorgung erfolgt über ein bis zu 6 km langes Kabel und muss innerhalb der Sonde in - an die Elektronik angepasste - Spannungsniveaus gewandelt werden. Um eine möglichst geringe Abwärme zu erzeugen, sollen die Leistungsumwandlungen mit hohen Wirkungsgraden erfolgen. Aufgrund ihrer hohen Leistungsdichte wird eine Lösung mit Superkondensatoren untersucht.

Abstract

In the context of this bachelor thesis, procedures for the energy supply of the electronics of a geothermal borehole probe are to be developed. Because of the probe temperature of up to 200 °C, the electronics are located in a cooled dewar. This consists of the control and communication electronics, a heating wire and a 480 W motor. The DC voltage is supplied through a cable up to 6 km long to the probe. There the voltage has to be converted into the levels of the electronics. In order to generate the lowest possible waste heat, the power conversions should be carried out with high efficiencies . Due to the high power density, a solution with supercapacitors is being evaluated.

Inhaltsverzeichnis

1	Einleitung	1
1.1	KIT und IAI	1
1.2	Geothermie	1
1.3	Wasserprobennehmer	2
1.4	Zielsetzung	4
2	Grundlagen	6
2.1	Problematiken der Stromversorgung von Sonden in heißer Umgebung . .	6
2.2	Schaltungsgrundlagen mit Berechnung	7
2.2.1	Kondensator	7
2.2.2	Superkondensator	10
2.2.3	Schmitt-Trigger	11
2.2.4	Feldeffekt-Transistoren	14
3	Konzepterarbeitung	16
3.1	Verwendetes Testkabel	16
3.2	Leistungsanpassung	16
3.3	Unterbrechung der Versorgungsspannung	18
3.4	Konzept des Direkt-Betriebs	19
3.5	Konzept des C-Bank-Switch-Betriebs	20
3.6	Konzept des lückenhaften Betriebs	21
3.7	Betriebsmodi und Leistungsübertragung bei unterschiedlichen Kabellängen	22
4	Entwurf und Realisierung des Overvoltage-Shutoff	23
4.1	Entwicklung	23
4.2	Inbetriebnahme und Funktionskontrolle	28

Inhaltsverzeichnis

5 Simulationen der Betriebsmodi und Effizienzanalyse	31
5.1 Ausführungen des Direkt-Betriebs	31
5.1.1 Versorgung der Steuerelektronik	31
5.1.2 Heizdraht-Versorgung	36
5.1.3 Möglichkeiten zur Verbesserung des Wirkungsgrads	39
5.2 C-Bank-Switch-Betrieb	41
5.2.1 C-Bank mit zwei C-Blöcken	42
5.2.2 C-Bank mit drei C-Blöcken	48
5.2.3 C-Bank mit vier C-Blöcken	50
5.2.4 Zusammenfassende Ergebnisse	54
5.3 Lückenhafter Betrieb	55
6 Schaltungsrealisierung der Sondenversorgung	57
6.1 15 V-Direkt-Betrieb	57
6.2 40 V-Direkt-Betrieb	59
6.3 C-Bank-Switch-Betrieb	61
6.3.1 Schaltungsbeschreibung	61
6.3.2 Inbetriebnahme der C-Bänke	65
6.3.3 Test des lückenhaften Betriebs	67
6.3.4 Detaillierte Untersuchung der Unterbrechung des OVS	69
6.3.5 Test des C-Bank-Switch-Betriebs	70
7 Fazit	72
Literaturverzeichnis	73
8 Anhang	76

Abbildungsverzeichnis

1.1	Prinzipieller Aufbau des Wasserprobennehmers [3]	2
1.2	HiTES-Brd02 ohne Kommunikationsperipherie	3
2.1	Reihen- bzw. Parallelschaltung von Kondensatoren [10]	7
2.2	Schaltbild zur Kondensatorauf- bzw. entladung	9
2.3	Lade- und Entladekurven verschiedener Kapazitäten	10
2.4	Schmitt-Trigger-Aufbau mit OP	12
2.5	Übertragungskennlinien von Schmitt-Trigger	13
2.6	Übersicht der verschiedenen Typen von Feldeffekt-Transistoren [15]	15
3.1	Leistungsanpassung (rot) und Wirkungsgrads (grün) [21]	17
3.2	Prinzipschaltbild eines HSD mit P-MOSFET	18
3.3	Schematischer Aufbau des Direkt-Betriebs	19
3.4	Schematischer Aufbau des C-Bank-Switch-Betriebs	20
3.5	Ladung und Entladung der Supercaps im C-Bank-Switch-Betrieb	20
3.6	Prinzipschaltbild des lückenhaften Betriebs	21
3.7	Qualitative Darstellung der Betriebsmodiklassifizierung der CDC-Verfahren	22
4.1	Simulation des OVS mit zeitlicher Steuerung	24
4.2	Simulation des OVS mit Regelung mittels Schmitt-Trigger	25
4.3	Testaufbau des OVS	29
4.4	Aufnahmen der Inbetriebnahme des OVS	30
5.1	Simulation des Direkt-Betriebs mit 15 V	32
5.2	LTspice®-Simulationseinstellungen für die Effizienzanalysen	33
5.3	Effizienzanalyse des Direkt-Betriebs mit 15 V	34
5.4	Leistungsabgabe und Effizienz des 15 V-Direkt-Betriebs	35
5.5	Simulation des Direkt-Betriebs mit 40 V	37
5.6	Effizienzanalyse des Direkt-Betriebs mit 40 V	38

Abbildungsverzeichnis

5.7	Leistungsabgabe und Effizienz des 40 V-Direkt-Betriebs	39
5.8	Schaltplan der Simulationen des C-Bank-Switch-Betriebs	42
5.9	Schaltplan einer C-Bank mit zwei C-Blöcken	43
5.10	Simulationsergebnis von zwei C-Blöcken pro C-Bank	44
5.11	Grafische Darstellung der e-Funktion im betrachteten Bereich	47
5.12	Schaltplan einer C-Bank mit drei C-Blöcken	48
5.13	Simulationsergebnis von drei C-Blöcken pro C-Bank	49
5.14	Schaltplan einer C-Bank mit vier C-Blöcken	50
5.15	Simulationsergebnis von vier C-Blöcken pro C-Bank	51
5.16	Simulationsergebnis von vier C-Blöcken pro C-Bank (optimiert)	52
5.17	Ausschnitt des Schaltplans 5.14 mit Leistungsmessungs-Erweiterung	53
5.18	Simulation der Verlustleistung von einem C-Block	53
5.19	Leistungsuntersuchung des C-Bank-Switch-Betriebs	54
6.1	Aufbau des C-Blocks des 15 V-Direkt-Betriebs	57
6.2	Oszilloskop-Aufnahme des 15 V-Direkt-Betriebs	58
6.3	Aufbau des C-Blocks des 40 V-Direkt-Betriebs	60
6.4	Querschnitt des Dewars mit den 10 F-Supercaps (blau dargestellt)	60
6.5	Schalter-Positionen einer vierer C-Bank-Switch-Platine	61
6.6	Erweiterung des Schaltplans zur Problembehebung	65
6.7	Aufnahme des C-Bank-Switch-Betriebs ($U_{IN} = 100V$ und $R_{Last} = \infty$)	66
6.8	Aufnahmen des C-Bank-Switch-Betriebs ($U_{IN} = 160V$ und $R_{Last} = 25\Omega$)	67
6.9	Aufnahme des lückenhaften Betriebs ($U_{Ser.} = 160V$ und $R_{Last} = 4\Omega$)	68
6.10	Aufnahme des Fehlverhaltens der 160 V-OVS-Platine	69
6.11	Aufnahme nach Korrektur der 160 V-OVS-Platine	70
6.12	Aufnahme des C-Bank-Switch-Betriebs ($U_{IN} = 300V$ und $R_{Last} = 4\Omega$)	71
8.1	Schaltplan zur Aufladung eines Kondensators über einen Widerstand	76
8.2	Mindestkriechstrecken (angelehnt an IEC 60950) [19]	79
8.3	Layout des OVS	79
8.4	Effizienzanalyse des Direkt-Betriebs mit 15 V und zwei parallelen C-Blöcken	80
8.5	Effizienzanalyse des Direkt-Betriebs mit 15 V (10 F-Supercaps)	80
8.6	Simulation zur Switch-Idee (Stand vor Beginn der Bachelorarbeit)	81
8.7	Simulation des 160 V-OVS des C-Bank-Switch-Betriebs	82
8.8	Layout des C-Bank-Switch-Betriebs mit vier C-Blöcken	83

Abkürzungsverzeichnis

ADC	Analog-Digital-Wandler	3
BRG	Brunnen-Regenerierungs- und Brunnenprüfdienst GmbH.....	16
CDC	Charge-Down-Converter	5
DAC	Digital-Analog-Wandler	3
DGL	Differenzialgleichung	77
ELDC	Electric Double-Layer Capacitor.....	10
ESR	Equivalent Series Resistance.....	11
FET	Field-Effect-Transistor	14
FPGA	Field Programmable Gate Array.....	3
HiTES	High Temperature Embedded System.....	3
HSD	High-Side-Driver	18
IAI	Institut für Automation und angewandte Informatik	1
IC	Integrated Circuit.....	28
KIT	Karlsruher Institut für Technologie	1
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor	14
OP	Operationsverstärker	12
OVS	Overvoltage-Shutoff	19
PWM	Pulsweitenmodulation	39

1 Einleitung

1.1 KIT und IAI

Das Karlsruher Institut für Technologie (KIT) ist eine technische Universität und ein nationales Forschungszentrum der Helmholtz-Gemeinschaft. Es entstand am 1. Oktober 2009 aus der Universität Karlsruhe, dem heutigen KIT Campus Süd und dem Forschungszentrum Karlsruhe, KIT Campus Nord. Mit den über 9000 Mitarbeitern (Siehe: [7]) zählt es zu einer der größten Forschungs- und Lehreinrichtungen weltweit.

Das KIT gliedert sich im Bereich Maschinenbau und Elektrotechnik in 34 Institute verschiedenster Forschungsrichtungen, mitunter Energie, Erde und Umwelt, Schlüsseltechnologien sowie Struktur der Materie.

Das Institut für Automation und angewandte Informatik (IAI) ist eines dieser zuvor erwähnten 34 Institute und beschäftigt sich unter anderem mit der Untersuchung von Geothermiebohrungen.

1.2 Geothermie

Aktuell soll sich die Energieerzeugung aus politischer Sicht ändern. Dahingehend wird versucht, den Energieverbrauch aus fossilen Brennstoffen wie Steinkohle, Braunkohle und Erdgas zu verringern und nachhaltige Energieträger weiter auszubauen. Zur letzten Kategorie zählen Wind- und Wasserkraft, Biomasse, Photovoltaik und die bisher in Deutschland noch kaum ausgeschöpfte Geothermie.

Das Wort „Geothermie“ kommt aus dem Griechischen und bedeutet wörtlich übersetzt „Wärme aus der Erde“. Bei der Geothermie wird die Erdwärme auf zwei verschiedene Arten genutzt. Entweder dient sie zur Erzeugung von Strom über Gasturbinen, oder als direkte Heizquelle für Gebäude und Einrichtungen jeglicher Art. So deckt sie in Island

1 Einleitung

die Wärmeversorgung praktisch vollständig. In Italien erzeugen geothermische Kraftwerke in Larderello und Travale mit $655 \text{ MW}_{\text{el}}$ etwa 5% des nationalen Strombedarfs. Einen bedeutenden Beitrag zur nationalen Stromerzeugung mit einem Anteil von 30% und mehr liefert die Geothermie in den Philippinen, El Salvador, Nicaragua, Kenia und Indonesien. Die USA sind bei der Menge der Stromerzeugung aus Geothermie mit über $3000 \text{ MW}_{\text{el}}$ noch führend (Siehe: [22]).

Aufgrund der Temperaturdifferenz zwischen dem Kern und der Erdoberfläche besteht ein Wärmestrom, der aufgrund von Wärmeleitung, Konduktion, und Konvektion durch aufsteigende Tiefenwässer und Gase gewährleistet wird. Daraus lässt sich für Mitteleuropa ein mittlerer geothermischer Gradient mit ungefähr 3°C pro 100 m ableiten (Siehe: [16]). Außerdem erhöht sich der Umgebungsdruck etwa alle 10 m um 1 bar. Daraus ergibt sich, dass in 6 km Tiefe mit Temperaturen von mehr als 200°C und einem Druck von etwa 600 bar zu rechnen ist.

Um Inspektionen von Geothermiebohrungen durchführen zu können, werden Sonden benötigt, die den genannten Bedingungen standhalten.

1.3 Wasserprobennehmer

Für die ungestörte Probennahme einer Wasserprobe in einer bestimmten Tiefe in Geothermiebohrlöchern wird ein Probennehmer im IAI entwickelt. Wegen der für die Analyse wichtigen gelösten Gase und Salze hat er die Aufgabe, die Probe unter isothermen und isobaren Bedingungen an die Oberfläche zu befördern. Das bisher vorliegende Konzept ist in Abbildung 1.1 abgebildet. Der Motor treibt eine Hydraulikpumpe, die wiederum Zylinder über Ventile bewegt. Die Probe wird in ein Probendewar eingeschlossen.

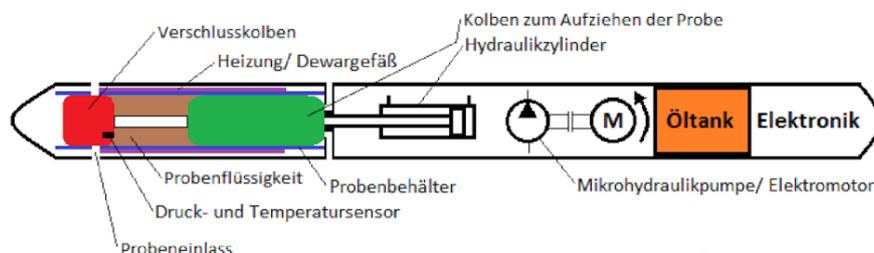


Abbildung 1.1: Prinzipieller Aufbau des Wasserprobennehmers [3]

1 Einleitung

Bereits existierende Sonden erfordern meist eine Festlegung des Zeitpunkts der Probenahme im Vorfeld, da häufig mechanische Uhren als Auslöser benutzt werden (Siehe: [3]). Dies ist jedoch bei diesem Projekt nicht der Fall, da bereits ein Kommunikationsbaustein in einem anderen Projekt, der *GeoKam*, entwickelt wurde, der auch hier verwendet werden kann. Die hochoberflächentaugliche Elektronik dieser am IAI entwickelten Sonden heißt High Temperature Embedded System (HiTES).

Die Versorgung und Datenübertragung des Wasserprobennehmers wird über ein bis zu 6 km langes Kabel realisiert. Durch den Einsatzzweck müssen nicht allein elektrische Voraussetzungen, sondern auch mechanische Anforderungen berücksichtigt werden. Beispielsweise ist ein möglichst geringer Kabelwiderstand nötig, um den Energieverlust im Kabel möglichst gering zu halten. Jedoch ist auch die Tragkraft des Kabels wichtig, da es die Sonde und das Eigengewicht halten oder im Falle einer Verkantung die nötigen Reserven bereitstellen muss, um die Sonde zu ziehen.

Elektronik des Wasserprobennehmers

Herzstück der Logik- und Steuereinheit dieser Sonden ist das *HiTES-Brd02*, das als Hauptplatine sowohl im Host als auch in der Sonde zum Einsatz kommt (siehe Abbildung 1.2). Das Board ist mit einem Field Programmable Gate Array (FPGA) der Firma Xilinx™, dem *Spartan-6 XA6SLX75*, ausgestattet. Der Vorteil eines FPGAs liegt besonders in der parallelen Signalverarbeitung. Durch die hohe maximale Betriebstemperatur von 125 °C und der Möglichkeit verschiedene IP-Cores einzubinden, ist der FPGA das ideale Bauteil für eine Sonde (siehe [20]).

Die für die digitale Signalverarbeitung notwendigen Bausteine Digital-Analog-Wandler (DAC) und Analog-Digital-Wandler (ADC) befinden sich ebenfalls auf dem HiTES-Brd02.

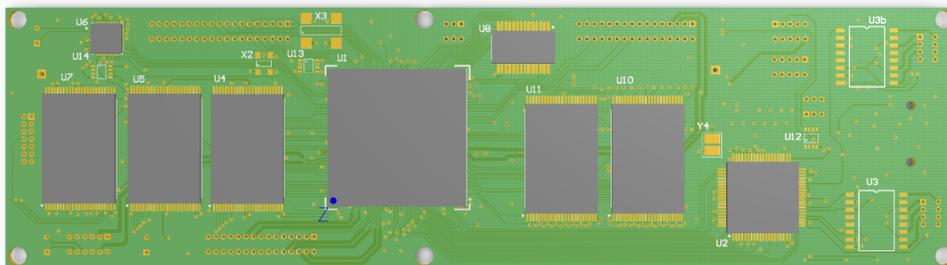


Abbildung 1.2: HiTES-Brd02 ohne Kommunikationsperipherie

1 Einleitung

Für diese Arbeit von Bedeutung ist die Bereitstellung der Versorgung innerhalb der Sonde. Es müssen der bereits erwähnte 480 W-Motor, ein Heizdraht und die Steuer- bzw. Kommunikationselektronik versorgt werden. Es ist jedoch laut aktuell entworfenem Funktionskonzept des Wasserprobennehmers nicht nötig, den Motor, der für die Druckregulierung und die Öffnung bzw. Schließung der Probenentnahme zuständig ist, dauerhaft mit voller Leistung zu betreiben. Gleiches gilt für das Konstanthalten der Temperatur mit einem Heizdraht. Lediglich die Versorgung der Steuerelektronik ist permanent mit einer vergleichsweise geringen Leistung nötig.

1.4 Zielsetzung

Im Rahmen dieser Bachelorarbeit soll die Energieversorgung und somit die energetische Ansteuerung für einen Hochleistungsmotor einer Geothermiebohrlochsonde entwickelt werden. Bei dieser Sonde handelt es sich um einen Wasserprobennehmer, welcher aus elektronischer Sicht einen 480 W-Motor, eine Heizung und auch die Steuer- und Kommunikationselektronik beherbergen soll. Die hohe Versorgungsspannung der oberirdischen Kabeleinspeisung von bis zu 500 V muss in der Sonde für die Sondenelektronik geeignete Spannungsniveaus umgesetzt werden. Die Leistungselektronik hierzu kann entweder in einem Dewar (gekühlte Umgebung), mit der Voraussetzung einer sehr geringen Abwärme der Elektronik, oder außerhalb des Dewars platziert werden, wobei jedoch eine hohe Temperaturbeständigkeit der Elektronik von bis zu 200 °C benötigt wird. Es kann als Randbedingungen angenommen werden, dass die Erwärmung des Kabels nicht relevant ist und die maximal mögliche Energieübertragung durch dieses Kabel angestrebt werden soll. Dieses Kabel besitzt eine Spannungsfestigkeit von 500 V und je nach Einsatzfall eine variable Länge, d.h. unterschiedliche Widerstandswerte, und begrenzt damit die maximale, dauerhaft verfügbare Leistung.

Im Detail werden

- eine Versorgung für die Steuer- bzw. Kommunikationselektronik (HiTES) mit einer Spannung von ca. 15 V und einer Leistungsbereitstellung von mindestens 5 W,
- die Energieversorgung des Motors für mindestens zehn Sekunden Betriebszeit, falls realisierbar jedoch besser eine permanente Versorgung, mit 40 V und der Nennleistung von 480 W und

1 Einleitung

- eine Lösung für die Versorgung des Heizdrahts mit ca. 100 W

benötigt.

Zur Umsetzung dieser Ziele sollen Verfahren entwickelt werden, die mittels Supercaps eine DCDC-Wandlung ermöglichen, und bei denen die Abwärme in der Sonde so gering wie möglich sein soll. Die Entwicklungen und Simulationen erfolgen sowohl in LTspice[®], als auch in MATLAB-Simulink[™]. Zuerst wird die automatische Unterbrechung der Versorgungsspannung bei zu hoher Spannung über den SuperCaps realisiert, da diese essentiell für jeden in Kapitel 3 beschriebenen Betriebsmodus ist. Es folgen mehrere Simulationen zu den unterschiedlichen Konzepten (siehe Kapitel 5), von denen die Aussichtsreichsten realisiert und getestet werden.

Abschließend sollen Tests der einzelnen Versorgungseinheiten belegen, dass die beschriebenen Verfahren genutzt werden können.

Die folgend vorgestellten Konzepte für die Versorgung werden **Charge-Down-Converter (CDC)** genannt und sollen nicht allein für den Wasserprobennehmer einsetzbar, sondern auch in anderen Tauchsonden Verwendung finden können.

2 Grundlagen

2.1 Problematiken der Stromversorgung von Sonden in heißer Umgebung

In diesem Kapitel wird kurz auf die Probleme bei der Bereitstellung relativ hoher Leistungen in solchen Geothermie-Sonden und auf alternative Möglichkeiten zur Versorgung eingegangen.

Eine grundlegende Schwierigkeit für die Elektronik in Geothermiebohrlochsonden ist, die entstehende Abwärme so gering wie möglich zu halten. Dies hat den Hintergrund, dass die Elektronik meist in einem kühl gehaltenen Dewar untergebracht wird, um sie vor der Umgebungstemperatur (bis 200 °C) zu schützen. Jedoch bedeutet das auch, dass die produzierte Abwärme schlecht oder gar nicht abgeführt werden kann. Aus diesem Grund und durch die nicht vermeidbare Wärmeeinstrahlung von außen wird die Elektronik im Dewar, auf 125 °C ausgelegt, sofern die Bauelemente für diese Temperatur erhältlich sind. In unserem Fall sorgt ein in der Sonde mitgenommener Kühlvorrat für eine ausreichende Betriebsdauer. Manche Bauelemente sind für 200 °C-Betrieb geeignet und könnten somit im heißen Bereich der Sonde angebracht werden.

Zusätzlich entstehen Platzprobleme, da die Abmessungen der Sonde begrenzt sind. Bei dem Wasserprobennehmer bedeutet dies, dass der Durchmesser die Breite der Elektronik auf 66 mm einschränkt. Zusätzlich wird durch den Einbau in ein Rohr die maximale Höhe eingeschränkt (siehe auch Abbildung 6.4). Dies ist bei der Auswahl der Elektronikkomponenten und bei der Platinentwicklung zu berücksichtigen.

Durch die beschriebenen Problematiken ergeben sich Randbedingungen, die von auf dem Markt erhältlichen DCDC-Konvertern nur unzureichend erfüllt werden. Um einen Vergleich zu ermöglichen, wird ein noch am ehesten einsetzbarer Wandler beschrieben.

2 Grundlagen

Dabei handelt es sich um den DCDC-Converter STROMBOLI[®] von der Firma *CISSOID*, der bei Temperaturen von bis zu 225 °C arbeitet und dabei einen Wirkungsgrad von bis zu 70 % vorweisen kann. Die Verlustleistung stellt insofern zunächst kein Problem dar, da der DCDC-Konverter aufgrund seiner hohen Arbeitstemperatur außerhalb des Dewars betrieben werden kann. Die Eingangsspannung dieses Wandlers kann maximal 400 V betragen. Die Ausgangsleistung ist mit bis zu 150 W angegeben (Siehe: [17]). Um die für den Motor notwendige Nennleistung von 480 W in etwa bereitstellen zu können, wäre es nötig drei dieser DCDC-Wandler parallel zu betreiben. Dadurch könnte eine Leistung von $3 \cdot 150\text{W} = 450\text{W}$ ermöglicht werden. Nun spielt jedoch die Verlustleistung eine maßgebliche Rolle. Es kann die Gesamtleistung des Wandlers, von $150\text{W} \cdot \frac{100}{70} = 214\text{W}$, berechnet werden. Diese gilt es nun drei mal bereit zu stellen. Daraus resultiert eine Gesamtleistung von 642 W, von der lediglich 450 W nutzbar sind. In Kapitel 3.2 wird die maximal mögliche Leistung, welche an unserem Testkabel der Sonde zur Verfügung gestellt wird, auf 625 W bestimmt.

Ein schlechter Wirkungsgrad des Wandlers kann somit bei einem bestimmten Kabel die maximal verfügbare Leistung entscheidend beeinträchtigen.

2.2 Schaltungsgrundlagen mit Berechnung

2.2.1 Kondensator

In diesem Abschnitt wird auf die relevanten Eigenschaften von Kondensatoren eingegangen. Hierzu wird zunächst der Effekt bei einer Reihen- bzw. Parallelschaltung mehrerer Kondensatoren nach Abbildung 2.1 näher beschrieben:

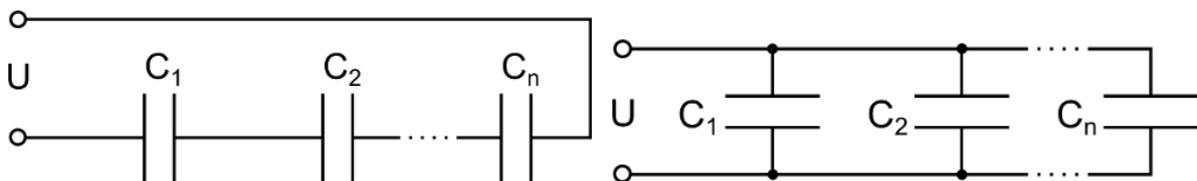


Abbildung 2.1: Reihen- bzw. Parallelschaltung von Kondensatoren [10]

2 Grundlagen

Zunächst die Betrachtung der *Reihenschaltung*:

Nach den kirchhoffschen Gesetzen berechnet sich die Gesamtspannung U aus der Summe der Einzelspannungen U_{C_n} über den Kondensatoren.

$$U = U_{C_1} + U_{C_2} + \dots + U_{C_N} = \sum_{n=1}^N U_{C_n} \quad (2.1)$$

Durch das Einsetzen der bekannten Formel $Q = C \cdot U$ bzw. $U = \frac{Q}{C}$ und darauffolgendem Teilen durch die Ladung Q , die überall gleich groß ist, erhält man den Ausdruck zur Berechnung der Gesamtkapazität:

$$\frac{1}{C_{ges}} = \frac{1}{C_1} + \frac{1}{C_2} + \dots + \frac{1}{C_N} = \sum_{n=1}^N \frac{1}{C_n} \quad (2.2)$$

Somit entsteht also bei einer Reihenschaltung mehrerer Kondensatoren eine kleinere Gesamtkapazität als die kleinste Einzelkapazität, jedoch kann die Spannungsfestigkeit erhöht werden. Wenn alle Kapazitäten den gleichen Wert besitzen, lautet die vereinfachte Berechnung:

$$C_{ges} = \frac{C_1}{N} \quad (2.3)$$

Bei der *Parallelschaltung* von Kondensatoren ergeben sich folgende Zusammenhänge:

Wie in Abbildung 2.1 ersichtlich, liegt an allen Kondensatoren dieselbe Spannung an. Die Gesamtladung Q verteilt sich auf die Einzelkondensatoren, so dass sie jeweils mit der Ladung $C_n \cdot U$ geladen werden.

$$Q = Q_{C_1} + Q_{C_2} + \dots + Q_{C_N} = \sum_{n=1}^N Q_{C_n} \quad (2.4)$$

Wird nun $Q = C \cdot U$ eingesetzt und durch U dividiert erhält man:

$$C = C_1 + C_2 + \dots + C_N = \sum_{n=1}^N C_n \quad (2.5)$$

Bei der Parallelschaltung addieren sich also die Einzelkapazitäten der Kondensatoren.

2 Grundlagen

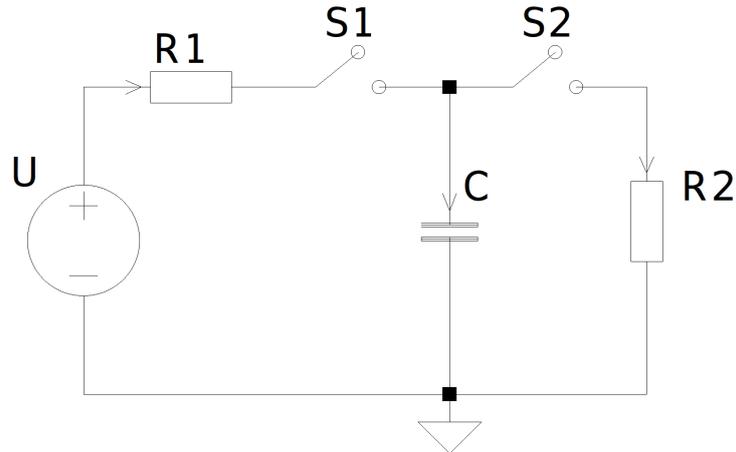


Abbildung 2.2: Schaltbild zur Kondensatorauf- bzw. entladung

Wichtig für diese Arbeit sind die Auf- und Entladevorgänge von Kondensatoren. Diese sind von der angelegten Spannung U , dem Widerstand, über den ge- ($R1$) bzw. entladen ($R2$) wird, und der Kapazität C abhängig (Schaltbild siehe 2.2). Formel 2.6 gibt den Spannungsverlauf einer Ladung und Formel 2.7 den Entladevorgang an (Siehe: [5]).

$$U_C(t) = U \cdot (1 - e^{-\frac{t}{R1 \cdot C}}) \quad (2.6)$$

$$U_C(t) = U_0 \cdot e^{-\frac{t}{R2 \cdot C}} \quad (2.7)$$

Geht man nun nicht von einer Aufladung beginnend bei $U_C(0) = 0V$, sondern von einer beliebigen Anfangsspannung auf dem Kondensator aus, ergibt sich folgender Zusammenhang (Herleitung siehe Anhang ab Seite 76):

$$U_C(t) = U_2 + (U_1 - U_2) \cdot e^{-\frac{t}{R1 \cdot C}} \quad (2.8)$$

Eine grafische Darstellung der Lade- und Entladekurven ist in Abbildung 2.3 zu sehen. Hierzu wurden zur Veranschaulichung gleiche Widerstandswerte zur Ladung bzw. Entladung gewählt, während drei unterschiedliche Kapazitäten betrachtet werden. Die rote Graph entspricht der Spannung über C_1 , welcher eine Kapazität von 0.5 F besitzt. Der Grüne gehört zu C_2 mit 1 F und der Blaue zu C_3 mit einer Kapazität von 2 F. Daraus wird der Zusammenhang zwischen der Kapazität und der Dauer der Auf- bzw. Entladung deutlich.

2 Grundlagen

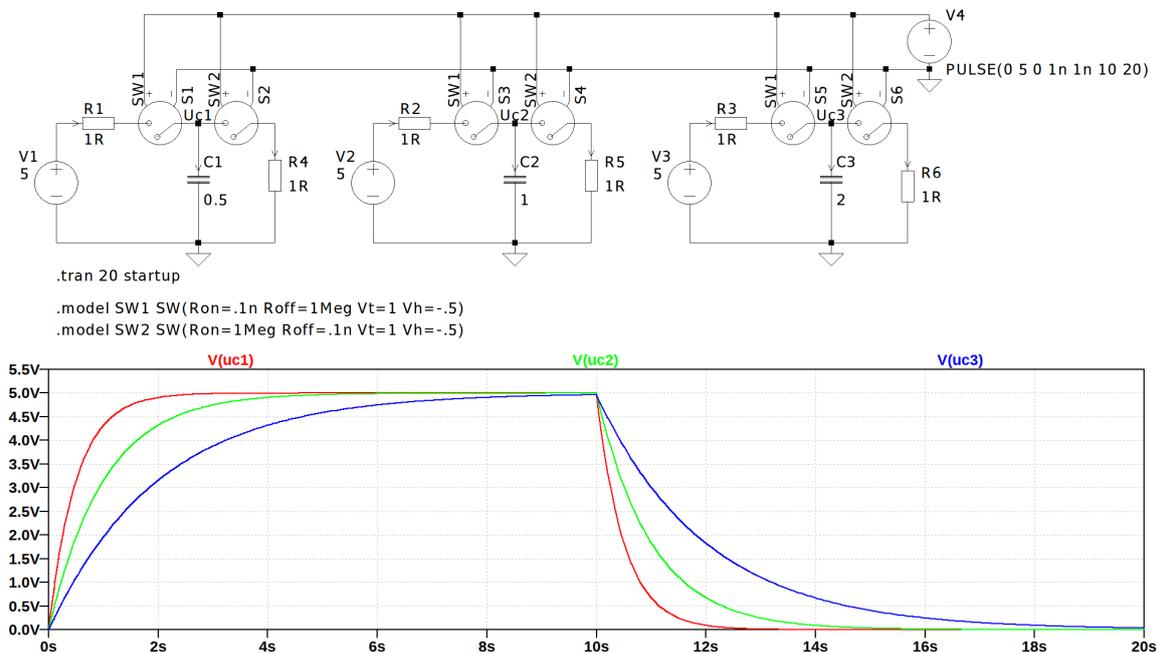


Abbildung 2.3: Lade- und Entladekurven verschiedener Kapazitäten

Bei den beschriebenen Verfahren wird ausgenutzt, dass sich ein Kondensator im Gleichstromfall, bei entsprechender Spannungsfestigkeit, bis zur Betriebsspannung auflädt. Es fließt also zu Beginn der Ladekurve ein großer Strom, der dann stetig geringer wird. Wird nun ein Kondensator nur auf einen Bruchteil der Versorgungsspannung aufgeladen, geschieht dies im steilen Bereich der Kurve. Die Steilheit des Ladevorgangs ist maßgeblich von der Zeitkonstanten τ , die über den Zusammenhang $\tau = R \cdot C$ berechnet wird, abhängig.

2.2.2 Superkondensator

Superkondensatoren, auch bekannt unter den Namen Ultra-Kondensatoren, Gold-Caps oder Electric Double-Layer Capacitor (ELDC), sind Kondensatoren, die sich durch eine sehr hohe Kapazität von bis zu mehreren tausend Farad auszeichnen. Sie sind auch unter den gängigen Kurzformen Supercap oder Ultracap bekannt und zwischen klassischen Kondensatoren und wiederaufladbaren Batterien einzuordnen [6].

Vergleicht man sie mit Akkumulatoren gleichen Gewichts, weisen Supercaps nur einen Bruchteil deren Energiedichte auf, jedoch ist ihre Leistungsdichte ca. 10- bis 100-mal

2 Grundlagen

größer. Aus diesem Grund ist es möglich, Superkondensatoren viel schneller zu laden bzw. zu entladen.

Weitere wichtige Eigenschaften von Supercaps sind ihre typische Spannungsfestigkeit von 2.7 V, maximal jedoch 3 V, und der Equivalent Series Resistance (ESR). Letzterer sollte so gering wie möglich sein, da er die Verlustleistung im Kondensator festlegt und auch den maximal fließenden Strom limitiert.

Der ESR von Superkondensatoren liegt üblicherweise im Milliohm-Bereich.

2.2.3 Schmitt-Trigger

Der Schmitt-Trigger ist eine spezielle Komparator-Schaltung, bei der die Ein- bzw. Ausschaltswellen nicht den gleichen Wert besitzen, sondern um eine bestimmte Spannung, die Hysterese genannt wird, voneinander entfernt liegen. Falls sich bei einem Komparator die Eingangsspannung in der Nähe des Umschaltpunktes zeitlich nur langsam ändert, können Störsignale ein mehrfaches, hochfrequentes Kippen der Ausgangsspannung verursachen. Diese Unbestimmtheit lässt sich durch Rückkoppeln der Ausgangsspannung des Komparators auf den positiven Eingang, einer sogenannten Mitkopplung, vermeiden (Siehe: [18]). In Abbildung 2.4 sind ein Nichtinvertierender a) und ein Invertierender Schmitt-Trigger b) dargestellt.

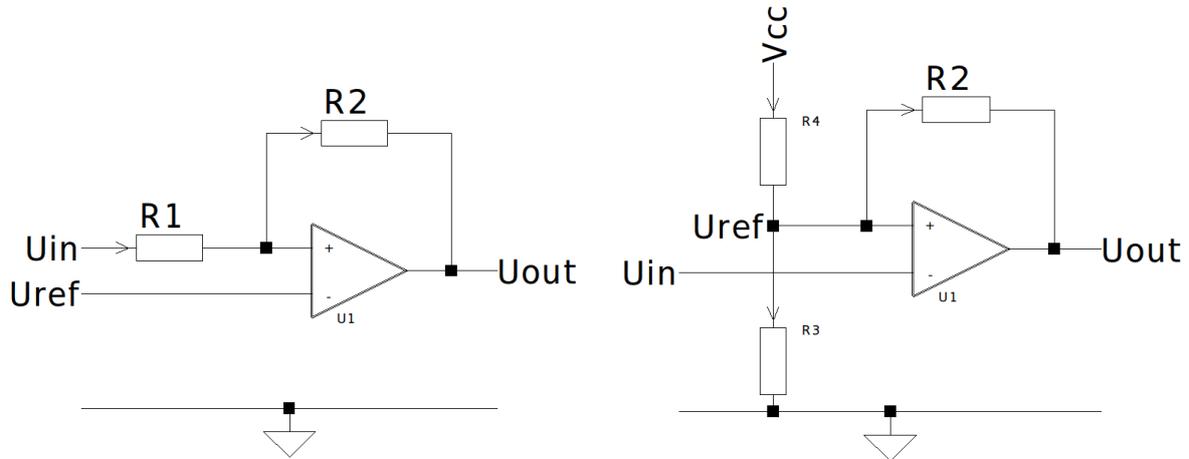
Es werden zur Erklärung der Funktionsweise der Schmitt-Trigger-Schaltung folgende Begriffe verwendet:

$U_H =$ Obere Hysteresespannung

$U_L =$ Untere Hysteresespannung

$U_{HA} =$ Spannung am Ausgang bei HIGH – Zustand

$U_{LA} =$ Spannung am Ausgang bei LOW – Zustand



(a) Nichtinvertierender Schmitt-Trigger

(b) Invertierender Schmitt-Trigger

Abbildung 2.4: Schmitt-Trigger-Aufbau mit OP

a) Nichtinvertierender Schmitt-Trigger

Am invertierenden Eingang des Operationsverstärker (OP) wird eine Referenzspannung angelegt. Diese kann beispielsweise aus der Versorgungsspannung mittels eines Spannungsteilers oder einer Z-Diode generiert werden. Die Mitkopplung wird über den Widerstand $R2$ realisiert und sorgt für die Hysterese. Durch das Verhältnis von $\frac{R1}{R2}$ wird die Hysteresebreite festgelegt. Wird U_H am Eingang überschritten, liegt am Ausgang des OP die Spannung U_{HA} an. Sobald U_L unterschritten wird, schaltet der Ausgang auf die Spannung U_{LA} um (siehe Abbildung 2.5 a)).

Zur Berechnung der Schaltspannungen U_H und U_L können die aus [9] abgeleiteten Formeln verwendet werden:

$$U_H = U_{ref} + (U_{ref} - U_{LA}) \cdot \frac{R1}{R2} \quad (2.9)$$

$$U_L = U_{ref} \cdot \frac{R1 + R2}{R2} - U_{HA} \cdot \frac{R1}{R2} \quad (2.10)$$

Nachdem der Wert für $R1$ festgelegt wurde, kann $R2$ durch folgende Abhängigkeit bestimmt werden:

$$R2 = R1 \cdot \frac{U_{HA} - U_{LA}}{U_H - U_L} \quad (2.11)$$

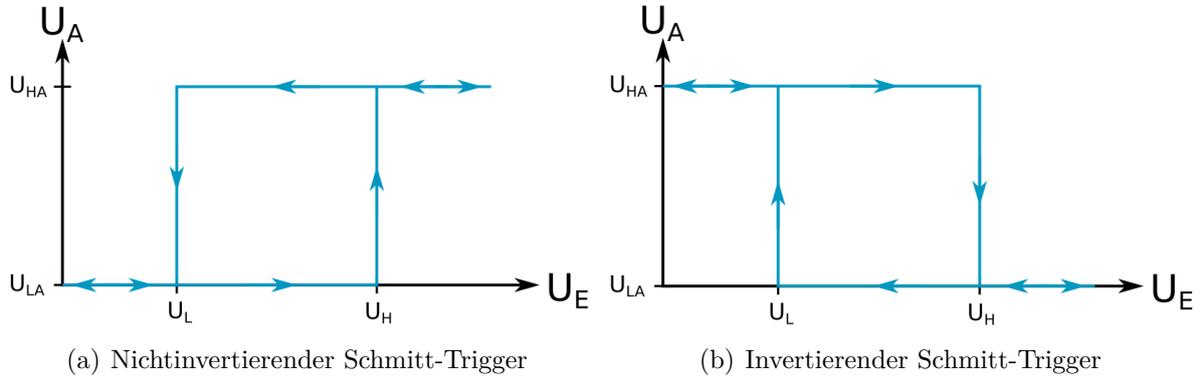


Abbildung 2.5: Übertragungskennlinien von Schmitt-Trigger

b) Invertierender Schmitt-Trigger

Wird die Referenz an den positiven und die Eingangsspannung an den negativen Eingang des OP angelegt, arbeitet die Schaltung invertierend. In Abbildung 2.4 wird die Referenzspannung durch den Spannungsteiler aus $R3$ und $R4$ bestimmt. Die Mitkopplung erfolgt auch hier durch den Widerstand $R2$. Das invertierende Verhalten kann aus Abbildung 2.5 b) abgeleitet werden.

Der folgend verwendete Widerstand $R1$ ergibt sich aus dem Kleinsignalersatzschaltbild der Widerstände $R3$ und $R4$, also aus deren Parallelschaltung.

$$R1 = R3 \parallel R4 = \frac{R3 \cdot R4}{R3 + R4} \quad (2.12)$$

Die Schaltspannungen berechnen sich wie folgt (Siehe: [9]):

$$U_H = U_{ref} + (U_{HA} - U_{ref}) \cdot \frac{R1}{R1 + R2} \quad (2.13)$$

$$U_L = U_{ref} - (U_{ref} - U_{LA}) \cdot \frac{R1}{R1 + R2} \quad (2.14)$$

Mit Formel 2.15 kann der Rückkoppelwiderstand $R2$ berechnet werden.

$$R2 = R1 \cdot \frac{U_H - U_{HA} - U_L + U_{LA}}{U_L - U_H} \quad (2.15)$$

2.2.4 Feldeffekt-Transistoren

Dieser Abschnitt soll einen Überblick der unterschiedlichen Field-Effect-Transistor (FET)-Arten schaffen.

Diese können grundsätzlich entsprechend der technologischen Realisierung der Trennschicht zwischen Kanal und Gate in Sperrschicht-FETs und Metal-Oxide-Semiconductor Field-Effect Transistors (MOSFETs) unterteilt werden.

Die beiden Hauptgruppen werden in vier Typgruppen hergestellt, die sich in folgenden Punkten unterscheiden:

- Nach Ausführung des Kanals in
 - n-Kanal und
 - p-Kanal FETs.
- Nach der bei $U_{GS} = 0V$ vorhandenen Leitfähigkeit des Kanals in
 - selbstsperrende Anreicherungstypen (Enhancementmode) und
 - selbstleitende Verarmungstypen (Depletionmode).

Dabei ist der Kanal von Anreicherungstypen bei $U_{GS} = 0V$ hochohmig, was bedeutet, dass nur ein sehr geringer Strom fließt (normally-off Typen), während bei Verarmungstypen der Kanal niederohmig ist und dementsprechend ein großer Stromfluss möglich ist (normally-on Typen).

Abbildung 2.6 gibt eine Übersicht der sechs wesentlichen FET-Varianten mit den Schaltsymbolen und einer vereinfachten, jedoch für das Verständnis vollkommen ausreichenden Darstellung der Übertragungs- und Ausgangskennlinien (Siehe: [15]).

2 Grundlagen

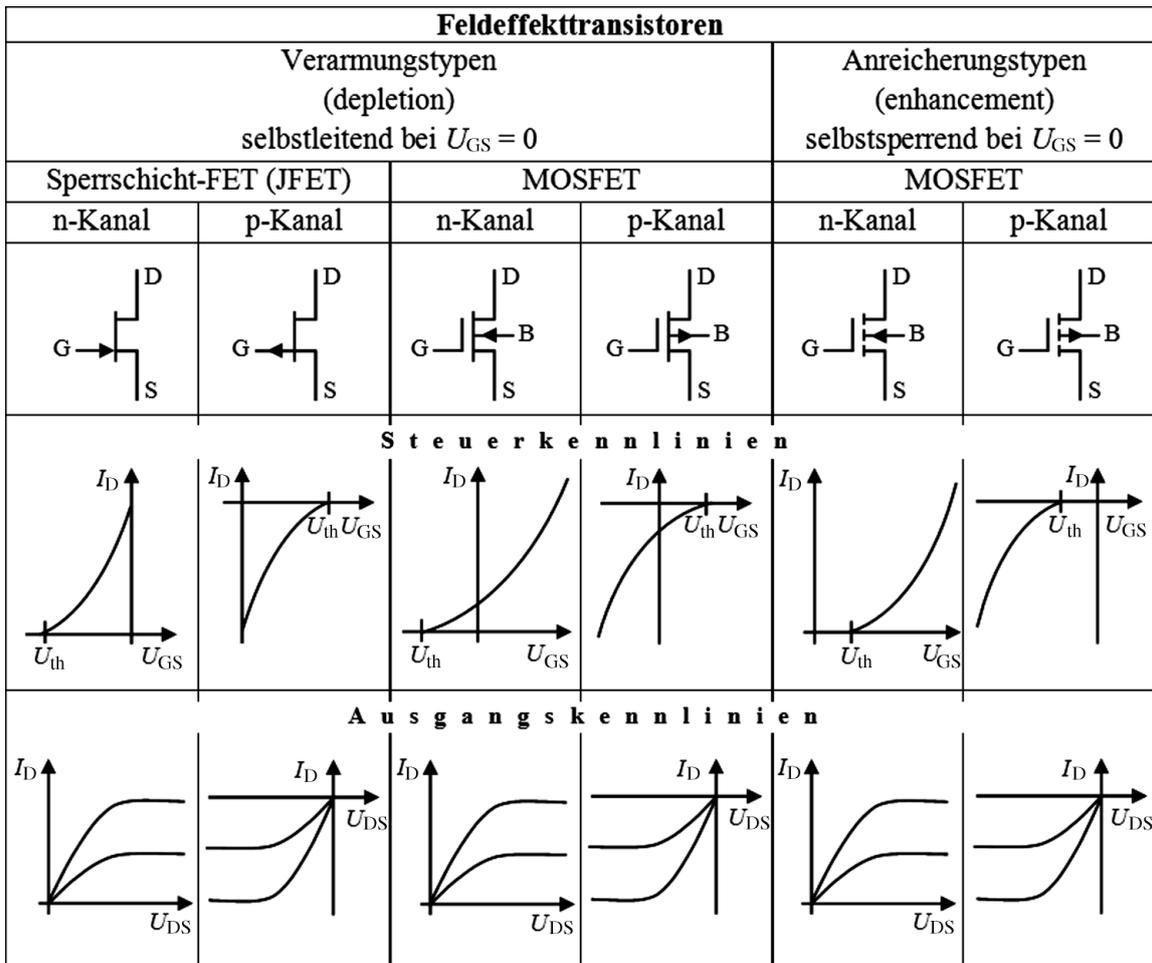


Abbildung 2.6: Übersicht der verschiedenen Typen von Feldeffekt-Transistoren [15]

3 Konzepterarbeitung

3.1 Verwendetes Testkabel

Als Test-Kabelstrecke dienen sieben, jeweils 500 m lange Koaxialkabel-Trommeln. Insgesamt steht also eine Strecke von 3,5 km zur Verfügung. Dieses Kabel stellt pro Kilometer einen DC-Widerstand von $12\ \Omega$ im Innenleiter und $16\ \Omega$ im Außenleiter dar (Siehe: [2]). Somit ergibt sich der komplette Kabelwiderstand zu:

$$\begin{aligned} R_{Kabel} &= \frac{(12 + 16) \cdot \Omega}{km} \cdot 3,5 km \\ &= 98\ \Omega \approx 100\ \Omega \end{aligned}$$

Dieses Kabel besitzt ähnliche Eigenschaften wie das Kabel des Industriepartners Brunnen-Regenerierungs- und Brunnenprüfdienst GmbH (BRG) bei dem Projekt *Geokam*. Es wurde von der Firma SchlumbergerTM, die ein weltweit tätiges Unternehmen für Erdölexplorations- und Ölfeldservice ist, erworben.

3.2 Leistungsanpassung

Aus den Grundlagen der Elektrotechnik ist bekannt, dass bei einer Leistungsanpassung die Widerstände so dimensioniert werden, dass die im Verbraucher umgesetzte Leistung maximal wird.

Von Leistungsanpassung wird gesprochen, wenn der Lastwiderstand R_a genauso groß ist wie der Innenwiderstand R_i der Quelle, also die halbe Spannung an diesem abfällt. Eine grafische Darstellung dieser Beziehung ist in Abbildung 3.1 dargestellt.

3 Konzepterarbeitung

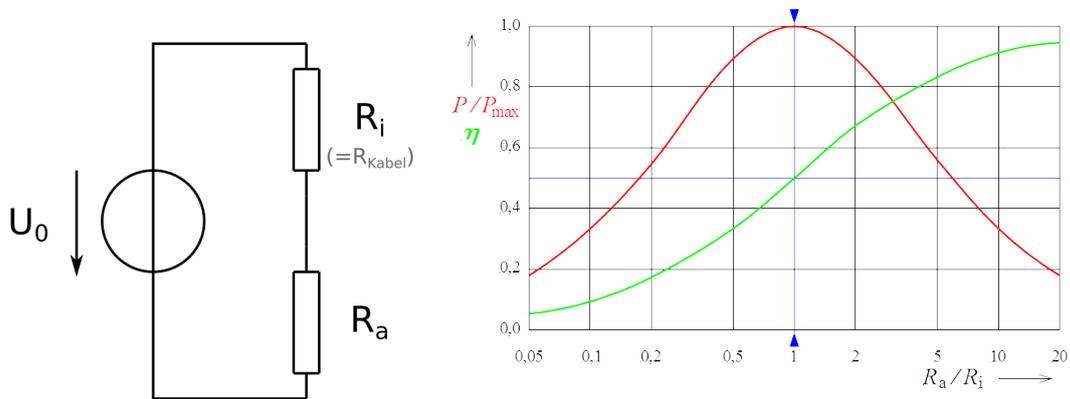


Abbildung 3.1: Leistungsanpassung (rot) und Wirkungsgrads (grün) [21]

Bezogen auf diese Arbeit bedeutet dies:

Im Falle einer Leistungsanpassung wird dieselbe Leistung, die der Last zur Verfügung steht, als Wärmeabgabe des Kabelwiderstands freigesetzt. Dieser Aspekt ist vernachlässigbar, da sich die Erwärmung im Kabel auf mehrere Kilometer verteilt.

Wird, wie in unserem Anwendungsfall, ein 500 V-Netzteil angeschlossen, so erfolgt die höchste Leistung an der Last, wenn die Spannung über dieser 250 V beträgt. Es ergibt sich somit eine maximal mögliche Leistung von $\frac{(250\text{V})^2}{100\Omega} = 625\text{W}$, die durch das Kabel transportiert werden kann. Es soll also bei der Spannungswandlung via CDC-Verfahren ein Arbeitspunkt von 250 V an der Sonde angestrebt werden, um die maximale Leistung umsetzen zu können. Für den Fall, dass der Motor die Last darstellt, würde das eine Lastspannung von 40 V bedeuten, die aus der Spannungsfestigkeit des Motortreibers resultiert.

An dieser Stelle werden die folgenden Begriffe definiert, um Missverständnisse zu vermeiden. Sie gelten durch die ganze Arbeit hindurch.

- Das namentlich bereits verwendete CDC-Verfahren, das eine DC-DC Konversion mittels Kondensatoren bzw. Supercaps beschreibt.
- Ein C-Block bezeichnet die Reihenschaltung von Supercaps, um die Nennspannung zu erhöhen (siehe Kapitel 2.2.1).
- Eine C-Bank besteht aus mehreren C-Blöcken, die in Reihe oder parallel geschaltet werden können.

3.3 Unterbrechung der Versorgungsspannung

Für jede im Folgenden betrachtete Betriebsart ist eine automatische Unterbrechung der Ladespannung der Supercaps zwingend notwendig, da sie sich ansonsten bis zur angeschlossenen Versorgungsspannung aufladen würden. Diese würden sie jedoch nie erreichen, da die Spannungsfestigkeit der Kondensatoren niedriger ausgelegt wird. In Abbildung 3.2 ist das zugrundeliegende Prinzipschaltbild für diesen „Overvoltage-Shutoff“ dargestellt.

Dabei handelt es sich um einen klassischen High-Side-Driver (HSD), der mit einem P-Kanal MOSFET aufgebaut wurde. P-Kanal MOSFETs sind leitend, wenn eine negative Gate-Source-Spannung U_{GS} angelegt wird, was in Kapitel 2.2.4 in Abbildung 2.6 dargestellt ist. Aus diesem Grund wird meist die Versorgungsspannung solcher HSD an den Source-Anschluss des FET angeschlossen. Für den Fall, dass die Versorgungsspannung die zulässige, maximale U_{GS} überschreitet wird zur Sicherheit häufig eine Z-Diode zwischen Gate und Source angeschlossen.

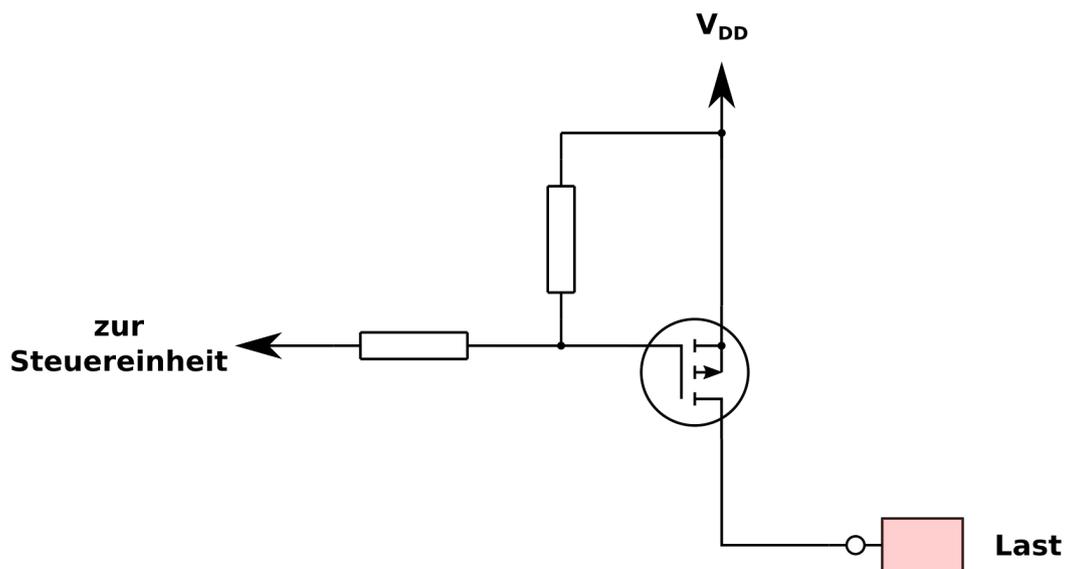


Abbildung 3.2: Prinzipschaltbild eines HSD mit P-MOSFET

3.4 Konzept des Direkt-Betriebs

Das Konzept dieser Betriebsart des CDC-Verfahrens ist zur Veranschaulichung in Abbildung 3.3 grafisch dargestellt.

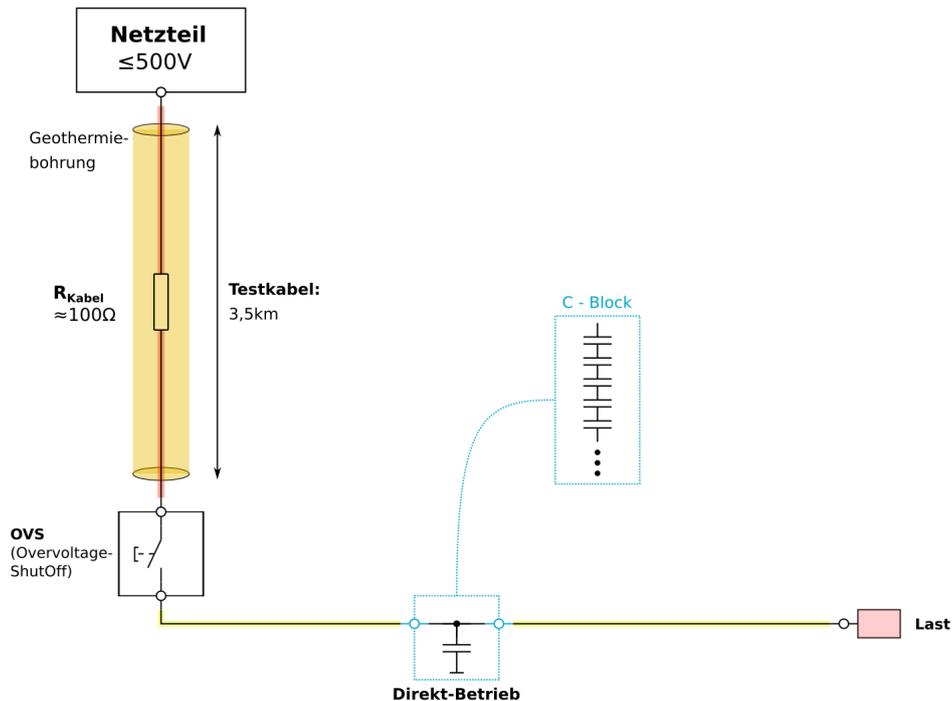


Abbildung 3.3: Schematischer Aufbau des Direkt-Betriebs

Der Aufbau besteht aus einem DC-Netzteil, das bis zu 500 V bereitstellen muss. An dieses wird zu Testzwecken ein Koaxialkabel angeschlossen, das, wie in Kapitel 3.1 beschrieben, ungefähr einen Gleichstromwiderstand von 100Ω besitzt. Am unteren Ende dieses Kabels sorgt der Überspannungsschutz dafür, dass die Kondensatoren sich nicht über ihre Nennspannung aufladen können. Das Grundprinzip dieses Overvoltage-Shutoff (OVS) ist in Kapitel 3.3 beschrieben.

Für den Direkt-Betrieb ist es zwingend nötig, die Abschaltung mittels eines Komparators mit Hysterese zu realisieren, um ungewollte, hohe Schaltfrequenzen zu vermeiden.

Zur Pufferung der Phasen mit offenem Schalter dient der C-Block, bei dem es sich, wie zuvor beschrieben um eine Reihenschaltung von Supercaps handelt. Parallel zu diesem C-Block liegt die Last.

Ziel dieses Betriebs ist die Versorgung von kleineren bis mittleren Leistungen, da er nicht auf eine Leistungsanpassung optimiert ist (siehe auch Kapitel 3.1). Es soll lediglich eine

relativ einfache Bereitstellung der Versorgung der Steuer- und Kommunikationselektronik ermöglicht werden.

3.5 Konzept des C-Bank-Switch-Betriebs

Da der C-Bank-Switch-Betrieb über das selbe Kabel angeschlossen wird, wie in Abbildung 3.3 für den Direkt-Betrieb dargestellt, wird das Prinzipschaltbild 3.4 um diese Gemeinsamkeiten gekürzt.

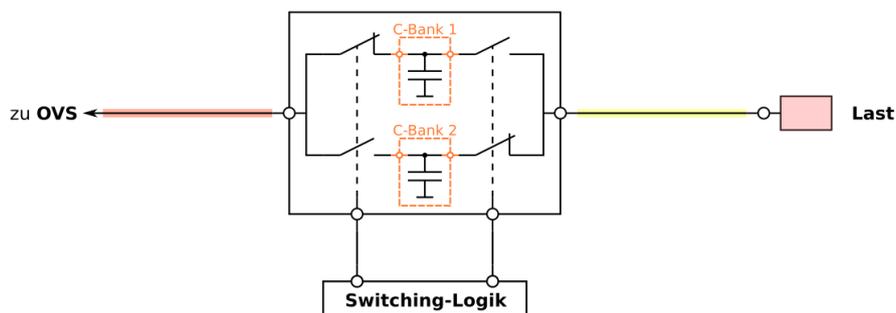


Abbildung 3.4: Schematischer Aufbau des C-Bank-Switch-Betriebs

Dieser Betrieb ist für größere Leistungen vorgesehen. Es soll beispielsweise eine permanente Versorgung des Motors über das vorhandene Test-Kabel möglich sein. Der wesentliche Unterschied zum Direkt-Betrieb besteht darin, dass die Ladung der Supercaps und die Entladung bzw. Lastversorgung mittels zweier getrennter C-Bänke realisiert wird. Diese C-Bänke können lediglich aus jeweils einem, aber auch aus mehreren C-Blöcken bestehen, die intern beim Laden in Reihe und beim Entladen parallel geschaltet werden (siehe Abbildung 3.5).

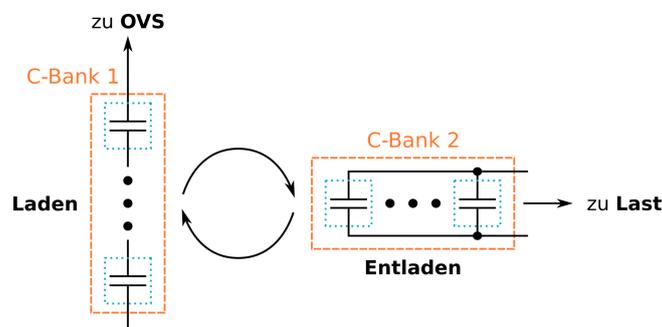


Abbildung 3.5: Ladung und Entladung der Supercaps im C-Bank-Switch-Betrieb

3 Konzepterarbeitung

Somit kann beim Laden einer C-Bank auf 250 V ($= \frac{U_0}{2}$) geladen werden, um eine Leistungsanpassung zu erreichen. Beim Entladen müssen die Supercaps dann so verschaltet werden, dass diese beispielsweise die für den Motor notwendige Spannung von 40 V bereitstellen. Durch die in Kapitel 2.2.1 beschriebene Gesamtkapazitätsverminderung bei der Reihenschaltung von Kondensatoren oder Supercaps, wird das Laden auf eine Spannung schneller erfolgen. Außerdem wird durch das Anlegen einer sehr viel höheren Versorgungsspannung und der automatischen Unterbrechung ab einem Schwellwert ein höherer Ladestrom der C-Bank ermöglicht, was die Aufladezeit weiter verkürzt.

Bei der Entladung sind die Beziehungen umgekehrt. Die über den C-Blöcken anliegende Spannung wird durch die Anzahl der C-Blöcke geteilt und die Entladezeit verlängert sich, da die Kapazität bei der Parallelschaltung der selben Supercaps höher ist.

3.6 Konzept des lückenhaften Betriebs

Diese Betriebsart des CDC-Verfahrens wird notwendig, sobald die Kabellänge oder die benötigte Leistung zu groß werden. Dann ist eine dauerhafte Leistungsbereitstellung nicht mehr realisierbar. Mittels dieses Verfahrens soll jedoch gewährleistet werden, größere Leistungen dennoch für relativ kurze Zeiträume abrufen zu können. Nach einer Entladung erfolgt eine erneute Aufladung, um nach einer Ladezeit nochmals die Leistung bereitzustellen.

Ein Prinzipschaltbild zu diesem Betrieb ist in Abbildung 3.6 dargestellt.

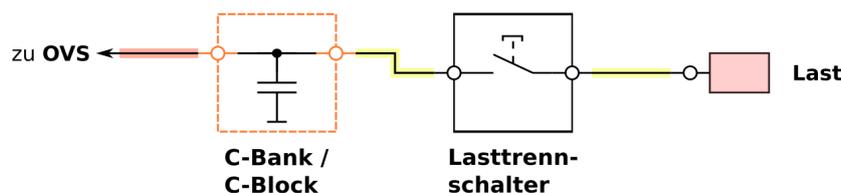


Abbildung 3.6: Prinzipschaltbild des lückenhaften Betriebs

Hier kann ebenfalls, wie beim C-Bank-Switch-Betrieb, eine Reihen-Parallel-Wandlung mehrerer C-Blöcke vorgenommen werden, um möglichst im Bereich der Leistungsanpassung zu liegen (siehe Kapitel 3.2).

3.7 Betriebsmodi und Leistungsübertragung bei unterschiedlichen Kabellängen

In Abbildung 3.7 erfolgt eine Klassifizierung der genannten Modi in Abhängigkeit von der umsetzbaren Leistung und der Kabellänge bzw. des damit proportionalen Kabelwiderstands.

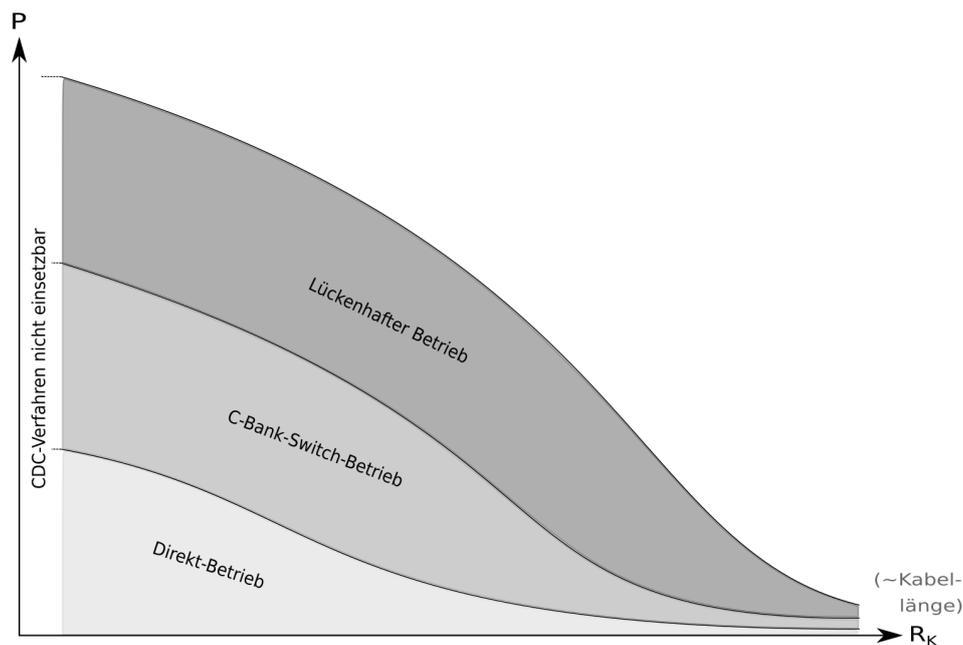


Abbildung 3.7: Qualitative Darstellung der Betriebsmodiklassifizierung der CDC-Verfahren

Für kleine Leistungen an kürzeren Kabeln eignet sich nach ersten Abschätzungen der Direkt-Betrieb. Falls mehr Leistung benötigt wird, kann der C-Bank-Switch-Betrieb eingesetzt werden. Ist die benötigte Leistung oder die Kabellänge zu groß, um eine permanente Versorgung zu ermöglichen, kann der lückenhafte Betrieb verwendet werden. Die Grenzen des Einsatzes der CDC-Betriebsmodi sind hierbei:

- Bei zu geringem Kabelwiderstand wird der beim Laden fließende Strom so groß, dass der ESR der Supercaps den Wirkungsgrad verschlechtern und außerdem wird die Erwärmung des Kabels nicht mehr vernachlässigbar.
- Bei zu langen Kabeln ist eine Ladung der Supercaps zu langsam und wird unrentabel.

4 Entwurf und Realisierung des Overvoltage-Shutoff

4.1 Entwicklung

In Abbildung 4.1 ist ein erster Simulationsentwurf mit LTspice® für den OVS dargestellt. Das Prinzip beruht auf dem in Kapitel 3.3 eingeführten Schaltbild 3.2.

Die Quelle $V1$ stellt das 500 V DC-Netzteil dar und $R6$ den Gleichstromkabelwiderstand (siehe 3.1) des 3.5 km langen Testkabels. Der Power MOSFET $IXTX40P50P$ besitzt eine maximale Sperrspannung von 500 V, einen maximalen, kontinuierlichen Strom von 40 A und einen R_{DSon} von 230 mΩ (Siehe: [13]). Er wird in dieser Simulation mittels der Spannungsquelle $V2$ über einen NPN-Transistor mit einer festen Periode geschaltet.

Um ein sicheres Schalten des MOSFET zu garantieren, wird die Spannungsquelle $V4$ benötigt. Der Grund dafür ist folgender:

Sind die Kondensatoren noch nicht geladen, stellen sie im ersten Moment einen Kurzschluss gegen Masse dar, d.h. einen Spannungsabfall über den Supercaps von 0 V. Der Widerstand des leitenden P-Kanal MOSFETs beträgt $R_{DSon} = 230\text{m}\Omega$. Damit wird ein Spannungsabfall von ungefähr

$$I_{max} = \frac{U}{R_{Kabel}} = \frac{500\text{V}}{100\Omega} = 5\text{A} \quad (4.1)$$

$$U_{MOSFET} = I_{max} \cdot R_{DSon} = 5\text{A} \cdot 230\text{m}\Omega = 1,15\text{V} \quad (4.2)$$

erzeugt. Das entspricht während dieses Zeitraums der Spannung U_{GS} . Um den $IXTX40P50P$ durchzuschalten wird jedoch mindestens eine Spannung von $U_{GS(th)} = 2\text{V}$ benötigt. Würde nun nicht gegen die -10V geschaltet werden, hätte das zur Folge, dass

4 Entwurf und Realisierung des Overvoltage-Shutoff

der MOSFET weiterhin gesperrt bleibt. Durch das Durchschalten der negativen Spannung mittels des NPN-Transistors an das Gate, kann dieses Startproblem jedoch umgangen werden.

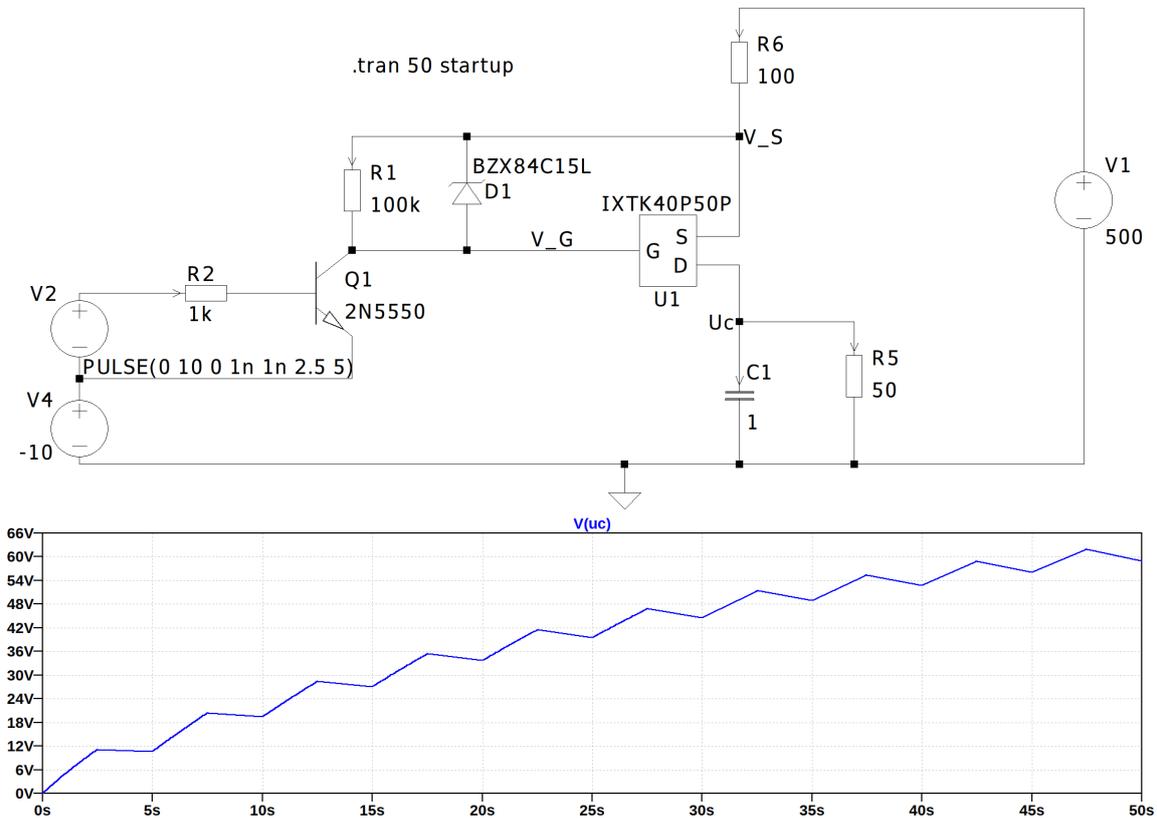


Abbildung 4.1: Simulation des OVS mit zeitlicher Steuerung

Mit der Schaltung 4.1 ist es somit möglich, den Leistungsteil des OVS zu realisieren. Damit ist das Schalten der Ladeströme machbar. Zum vollständigen OVS braucht man noch ein An- und Abschalten bei festgelegten Spannungswerten.

Hierfür eignet sich ein Schmitt-Trigger, damit durch die Hysterese ein Schalten bei zwei fest definierten Werten der Messspannung ermöglicht wird. Dieser muss invertierend ausgelegt werden, was aus Abbildung 2.5 b) in Kapitel 2.2.3 ersichtlich wird. Dies bedeutet, dass der Ausgang *HIGH* geschaltet wird, wenn eine niedrige Spannung am Messeingang angelegt wird. Steigt die Eingangsspannung auf den oberen Grenzwert schaltet der Ausgang auf *LOW* um. Sobald der untere Grenzwert erreicht wird, schaltet der Ausgang wieder auf *HIGH*.

4 Entwurf und Realisierung des Overvoltage-Shutoff

Die Versorgung des Komparators wurde in der Simulation mit Masse als positive und die -10 V als negative Versorgungsspannung realisiert, um den Transistor direkt ansteuern zu können.

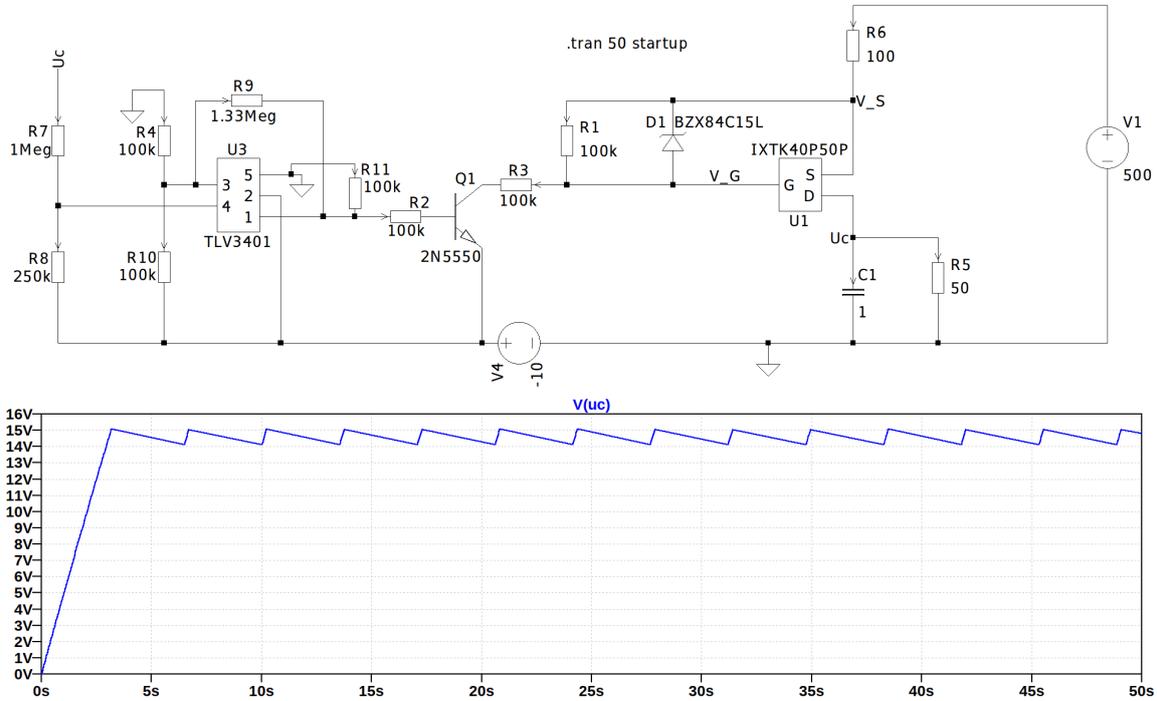


Abbildung 4.2: Simulation des OVS mit Regelung mittels Schmitt-Trigger

Die Referenzspannung des Schmitt-Triggers wurde, wie in Abbildung 4.2 dargestellt, mittels eines Spannungsteilers aus zwei $100\text{ k}\Omega$ Widerständen realisiert und liegt bei -5 V . Es kann mit Formel 2.12 aus Kapitel 2.2.3 der äquivalente Widerstandswert $R_{\text{äq}}$ berechnet werden, der für die Berechnung des Rückkoppelwiderstands R_{rk} (siehe Formel 2.15) benötigt wird:

$$R_{\text{äq}} = 100\text{ k}\Omega \parallel 100\text{ k}\Omega = \frac{100\text{ k}\Omega \cdot 100\text{ k}\Omega}{100\text{ k}\Omega + 100\text{ k}\Omega} = 50\text{ k}\Omega$$

Nun müssen noch die Werte der Spannungen U_H , U_L , U_{HA} und U_{LA} (siehe Kapitel 2.2.3) festgelegt bzw. bestimmt werden. Hierzu werden im folgenden Spannungswerte bezogen auf -10 V benutzt:

Die obere Hysteresespannung U_H wird durch den bereits beschriebenen Spannungsteiler festgelegt und liegt bei 5 V . Die untere Hysteresespannung U_L kann frei gewählt werden und bestimmt die Größe der Hysterese. Die Ausgangsspannung bei LOW-Zustand U_{LA}

4 Entwurf und Realisierung des Overvoltage-Shutoff

kann auf die untere Versorgungsspannung festgelegt werden, also unter Berücksichtigung der zuvor beschriebenen Vereinfachung, auf 0 V. Aufgrund dessen, dass es sich bei dem ausgewählten Komparator *TLV3401* um einen Open-Collector Baustein handelt, muss ein Pull-Up-Widerstand zwischen die positive Versorgungsspannung und den Ausgang geschaltet werden. Wird nun wieder ein symmetrischer Spannungsteiler angesetzt, liegt die Ausgangsspannung bei HIGH-Zustand auf 5 V. Wird nun noch die Basis-Emitter-Spannung des NPN-Transistors berücksichtigt, liegt die Spannung U_{HA} bei ca. 5.5 V. Mit diesen Werten ergibt sich der Rückkoppelwiderstand nach Formel 2.15 und damit $R9$ in Abbildung 4.2 zu (Annahme: $U_L = 4,8V$):

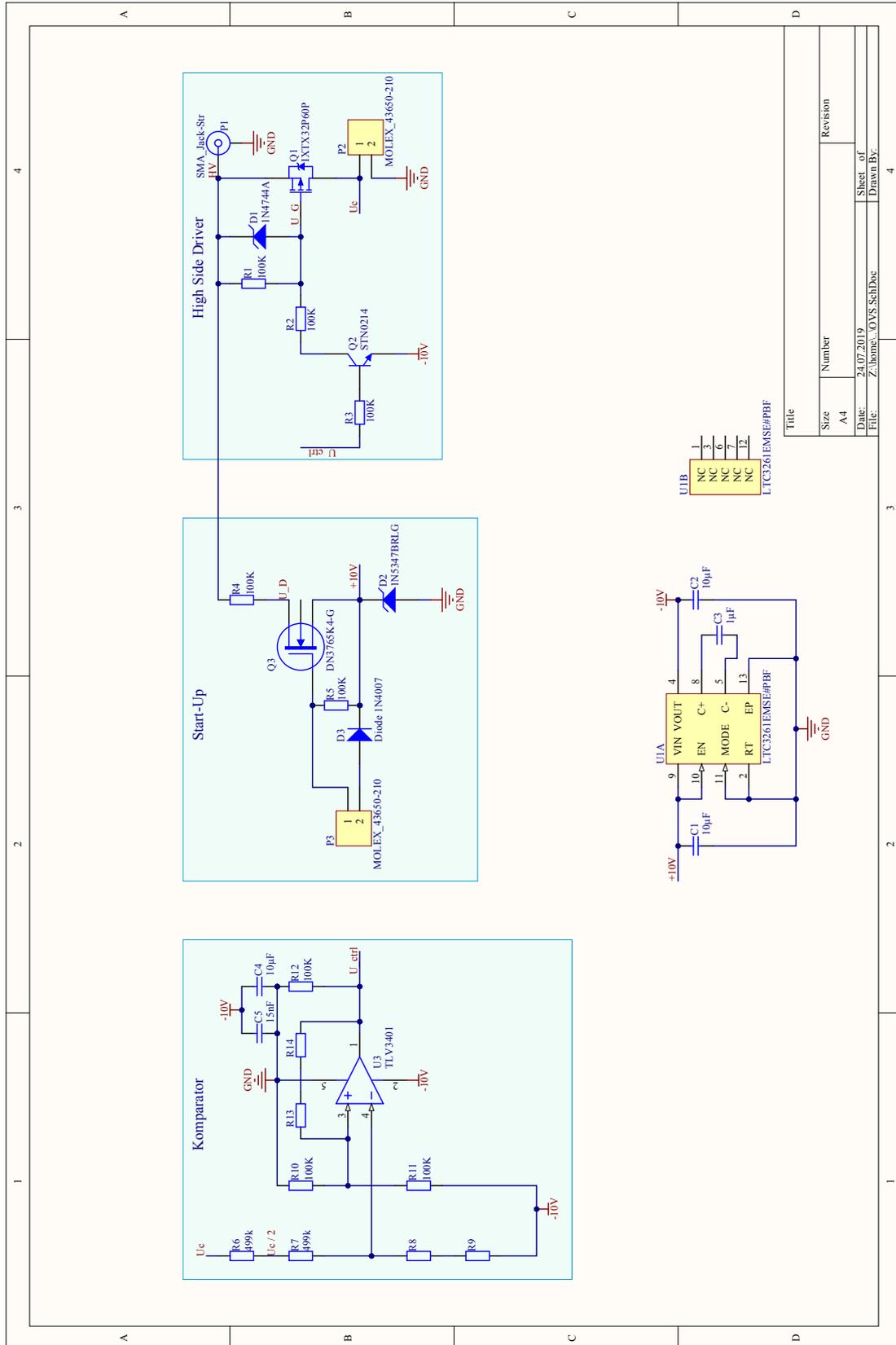
$$R9 = 50k\Omega \cdot \frac{5V - 5,5V - 4,8V}{4,8V - 5V} = 1,33M\Omega \quad (4.3)$$

Die zu messende Kondensatorspannung wird mittels des Spannungsteilers aus $R7$ und $R8$ generiert und kann durch geeignete Wahl dieser Widerstände eingestellt werden.

Bisher würde die Schaltung nur funktionieren, wenn eine Versorgungsspannung bereitgestellt wird. Jedoch ist es bei der Realisierung nötig, diese Versorgung automatisch aus der Schaltung zu erzeugen. Hierbei soll eine Kombination aus Widerstand und Z-Diode helfen, welche nach erfolgreicher Bereitstellung der Versorgungsspannung aus energetischen Gründen abgeschaltet werden soll. Dies kann mittels eines Depletion-Mode MOSFETs umgesetzt werden. Diese Art leitet bei einer Gate-Source-Spannung von 0 V. In dem auf Seite 27 beigelegten Schaltplan des OVS ist zu sehen, dass dieser Start-Up mittels eines N-Kanal MOSFET abschaltbar ist. Dazu muss lediglich die Gate-Spannung auf Masse gezogen, was mithilfe eines Mikrocontrollers geschehen kann, und die Z-Diode extern versorgt werden, um eine negative Gate-Source-Spannung für $Q3$ zu generieren.

Ebenfalls ist im Schaltplan erkennbar, dass der Widerstand zur Einstellung der Rückkopplung des Komparators und die Widerstände des Spannungsteilers doppelt ausgeführt sind, um leichter Änderungen umsetzen und den benötigten Widerstandswert, ggf. durch Reihenschaltung, einsetzen zu können.

4 Entwurf und Realisierung des Overvoltage-Shutoff



4 Entwurf und Realisierung des Overvoltage-Shutoff

Bei dem Integrated Circuit (IC) *LTC3261* handelt es sich um eine „Inverting Charge Pump“, welche schlichtweg die Aufgabe hat, die negative Spannung zu erzeugen. Mit der dargestellten Beschaltung wird die Spannung über der Z-Diode invertiert.

Das Layout 8.3 zum Schaltplan ist im Anhang auf Seite 79 hinterlegt. Bei der Entwicklung wurden die erforderlichen Leiterbahnabstände (Mindestkriechstrecken) bei den hohen Spannungen eingehalten. Der nötige Mindestabstand zwischen zwei Leitungen mit einem Potentialunterschied von 500 V beträgt 1.3 mm bei Verschmutzungsgrad 1 (siehe Tabelle in Abbildung 8.2).

Ebenfalls der in 4.1 berechnete, maximal fließende Strom von bis zu 5 A wurde bei der Wahl der Leiterbahnbreite berücksichtigt. Der Leiterplattenhersteller schreibt bei einem fließenden Strom von 5.6 A und einer zulässigen Temperaturerhöhung der Leiterbahn von 20 K, eine Breite von 3 mm vor (Siehe: [8]). Dies gilt für eine Kupferdicke der Platine von 35 μm . Wird die Kupferstärke verdoppelt, also auf 70 μm festgelegt, kann die Leiterbahnbreite halbiert werden. Die Breite der Leiterbahn wurde dennoch mit 2 mm angesetzt, um eine geringere Erwärmung zu erzielen.

4.2 Inbetriebnahme und Funktionskontrolle

Der Testaufbau für den OVS ist in Abbildung 4.3 dargestellt. Hierfür wurde lediglich mit einer Spannung von 50 V versorgt und der Ladewiderstand des Kondensators mittels eines 5 k Ω -Widerstands realisiert. Es diente ein 100 μF Elektrolyt-Kondensator mit einer Spannungsfestigkeit von 63 V als vorläufiger Ersatz für die Supercaps. Dieser wurde gewählt, damit, falls eine Fehlfunktion auftreten sollte, der Kondensator keiner Spannung oberhalb seiner zulässigen Nennspannung ausgesetzt würde.

Aufgrund der geringeren Versorgungsspannung und des erhöhten Widerstands, über den die Schaltung angeschlossen wird, musste der Widerstand $R4$ im Schaltplan (siehe Seite 27) niedriger ausgelegt werden. Hierzu wurde folgender Wert gewählt: $R4 = 1\text{k}\Omega$. Ohne diese Änderung war es der Z-Diode, aufgrund eines zu geringen Stromflusses durch eben diese, nicht möglich ihre Zenerspannung zu generieren.

Im Testaufbau ist die Spannung über der Z-Diode mittels eines Multimeters gemessen worden.

4 Entwurf und Realisierung des Overvoltage-Shutoff

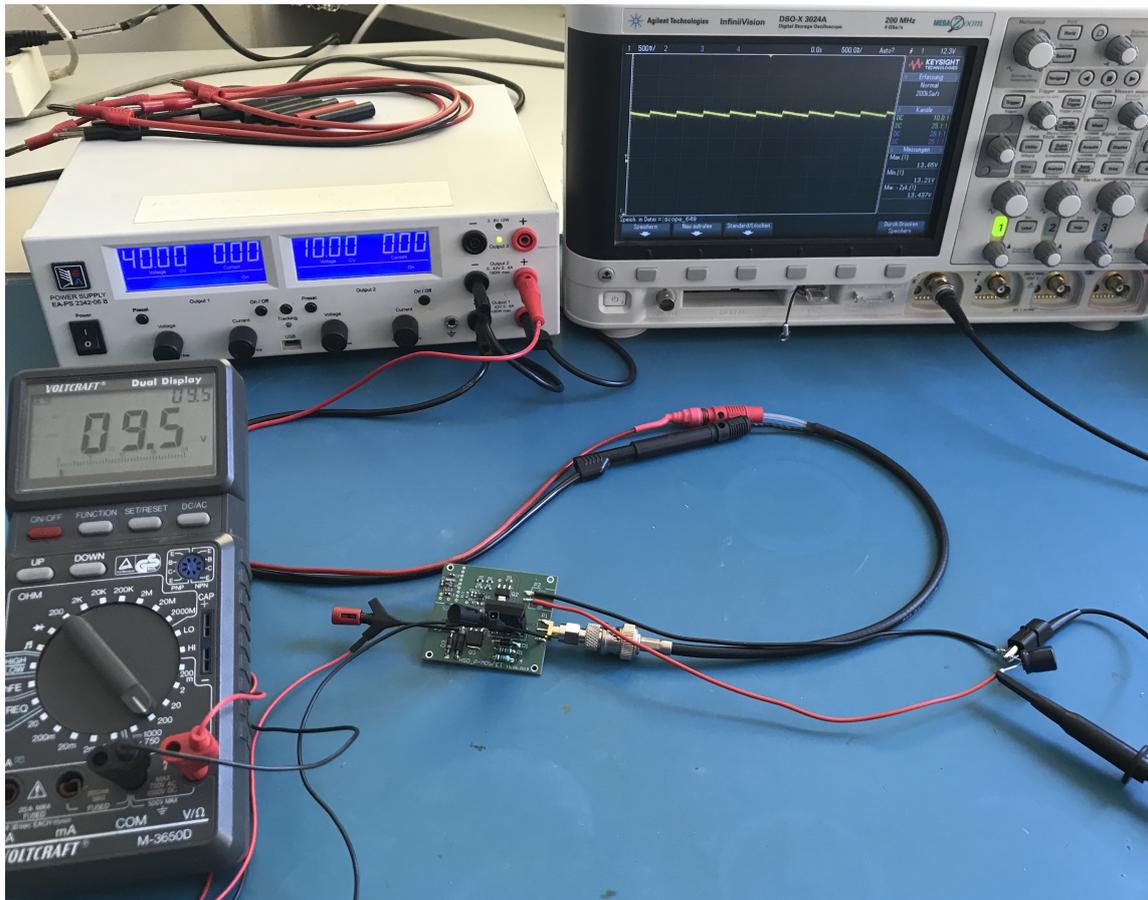


Abbildung 4.3: Testaufbau des OVS

Die Spannung über dem Kondensator wurde mit einem Oszilloskop gemessen. Diese dabei entstandenen Aufnahmen sind in Abbildung 4.4 dargestellt.

In Abbildung 4.4 a) ist die Aufladung des zuvor vollständig entladenen Kondensators zu sehen. Die Krümmung der Kurve an ca. 10 V entsteht hierbei nicht aus der Ladefunktion, sondern aufgrund der Schaltung. Die Spannung über der Z-Diode steigt zusammen mit der Kondensatorspannung beim ersten Anschalten. Dadurch kann die negative Spannung, welche zum Durchschalten genutzt wird, ebenfalls nicht direkt zur Verfügung gestellt werden. Dies beeinflusst wiederum den Komparator, der dadurch bei niedrigeren Spannungen bereits schaltet. Im Verlauf des Graphen ist dieses Schalten bei genauerer Betrachtung sichtbar, verursacht aber aufgrund der Tatsache, dass dies nur beim ersten Laden geschieht, keine Probleme.

In der Aufnahme 4.4 b) ist der Spannungsverlauf des $100\ \mu\text{F}$ Kondensators ohne externe Last zu sehen. Die Spannung wird durch den Schmitt-Trigger zwischen 13.65 V

4 Entwurf und Realisierung des Overvoltage-Shutoff

und 13.21 V gehalten. Die Abweichung zu der eigentlich berechneten 15 V-Schwelle liegt hauptsächlich an der in die Berechnung einfließenden Ausgangsspannung des Komparators bei *HIGH*-Zustand. Diese hängt sowohl von der Spannung über der Z-Diode, welche durch den IC *LTC3261* negiert wird, als auch von der Basis-Emitter-Spannung U_{BE} des NPN-Transistors ab. Falls nötig kann der Rückkoppelwiderstand des Komparators mithilfe der realen Werte angepasst werden.



(a) Autarker Start-Up

(b) Spannungsverlauf über dem Kondensator

Abbildung 4.4: Aufnahmen der Inbetriebnahme des OVS

Zuletzt wurde die Funktion der Abschaltung mittels des N-Kanal Depletion-Mode MOSFETs erfolgreich getestet.

Es ist zu erwähnen, dass die Abwärme des Overvoltage-Shutoff nicht in die Verlustleistungsrechnungen einfließen wird, da geplant ist, diesen außerhalb des Dewars zu betreiben.

5 Simulationen der Betriebsmodi und Effizienzanalyse

5.1 Ausführungen des Direkt-Betriebs

5.1.1 Versorgung der Steuerelektronik

Zur Versorgung der HiTES- und Peripherie-Elektronik soll ein CDC-Entwurf erfolgen, der auf dem Direkt-Betrieb beruht. Dieser besteht im Wesentlichen aus dem OVS und einem C-Block (siehe Kapitel 3.4 Abbildung 3.3). Der Overvoltage-Shutoff stellt hierbei das regulierende Element dieses Betriebs dar. Die HiTES-Elektronik muss permanent versorgt werden, da diese die Aufgabe der Kommunikation und Steuerung des Probennehmers besitzt. Es muss also unbedingt der in Kapitel 4 beschriebene, automatische Start-Up erfolgen.

Um wenig Abwärme zu produzieren, müssen die ESR der Supercaps möglichst klein sein. Ebenfalls eine Rolle spielt die Spannungsverträglichkeit. Je größer diese ist, desto weniger Supercaps müssen in Reihe geschaltet werden, um einen C-Block zu erhalten. Diese Kriterien erfüllte ein Supercap der Firma *VISHAY*[®], der eine Nennspannung von 3 V, statt den üblichen 2.7 V aufweisen kann, und einen ESR von lediglich 28 m Ω besitzt. Die Kapazität dieses Supercaps beträgt 20 F (Siehe: [4]).

Der Direkt-Betrieb soll auf eine maximale Spannung von ca. 15 V ausgelegt werden. Ist diese Spannung erreicht, soll der OVS den Versorgungsstrom unterbrechen bis der Supercap sich auf eine gewählte Spannung, hier 14 V, entladen hat. Sobald dieser Wert erreicht ist, wird die Versorgungsspannung wieder zugeschaltet und es fließt sowohl ein Strom durch die Last *R5*, als auch durch den Kondensator *C1*, um diesen erneut zu laden.

5 Simulationen der Betriebsmodi und Effizienzanalyse

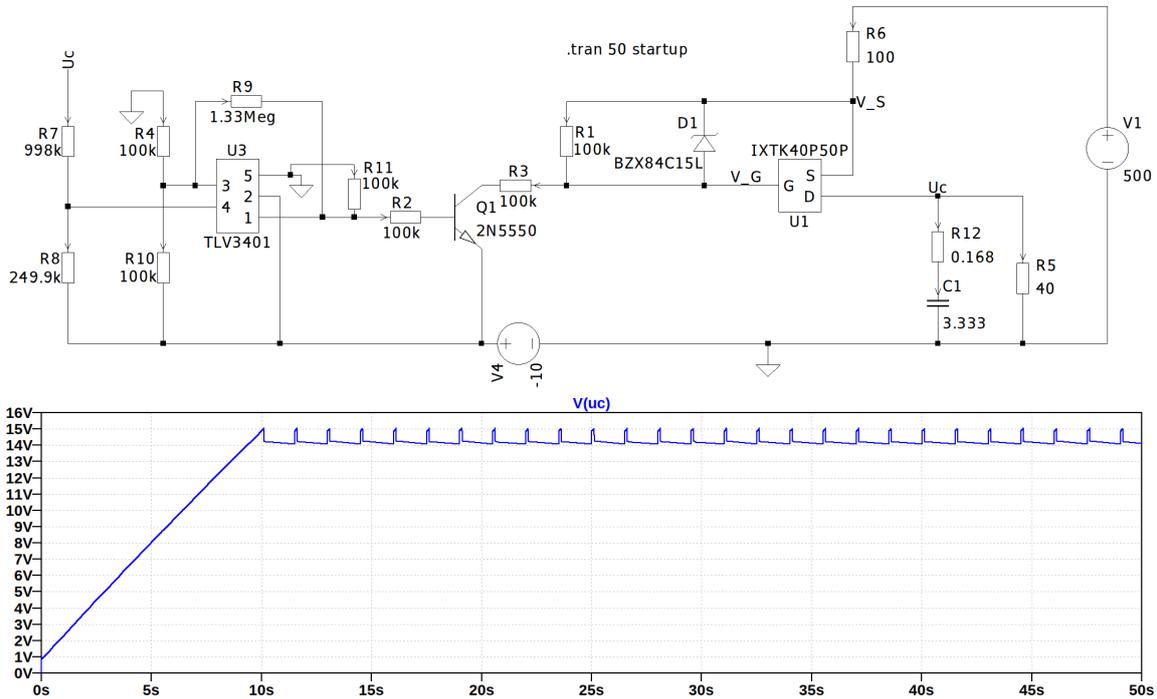


Abbildung 5.1: Simulation des Direkt-Betriebs mit 15V

Um eine Toleranz der maximal zulässigen Spannung zu ermöglichen, werden $N = 6$ der besagten Supercaps in Reihe geschaltet, wodurch sich nach 2.1 und 2.3, folgende Werte für einen äquivalenten Kondensator ergeben:

$$C_{Block} = \frac{C}{N} = \frac{20F}{6} = 3,333F \quad (5.1)$$

$$ESR_{Block} = N \cdot ESR = 6 \cdot 28m\Omega = 168m\Omega \quad (5.2)$$

$$U_{Block,max} = N \cdot U_{max} = 6 \cdot 3V = 18V \quad (5.3)$$

Diese Eigenschaften wurden in dem Kondensator $C1$ in Abbildung 5.1 hinterlegt. Die Sprungstellen im dargestellten Spannungsverlauf werden durch die ESR der Supercaps erzeugt, die mittels des Widerstands $R12$ simuliert werden.

Die Dimensionierung des Komparators $U3$ als Schmitt-Trigger wurde bereits im Kapitel 4 behandelt. Dabei wurde der Widerstand $R9$ nach Formel 4.3 so bestimmt, dass am Komparatoreingang eine Hysterese von $U_{Komp.,Hyst.} = 0,2V$ entsteht.

Durch die Widerstände $R7$ und $R8$ erfolgt eine Spannungsteilung der Kondensatorspan-

5 Simulationen der Betriebsmodi und Effizienzanalyse

nung. Diese ist so berechnet, dass bei einer absoluten U_C von 15 V, am Komparator $U_{Komp.} = 5V$ anliegen (laut Vereinfachung aus Kapitel 4). Zu Berücksichtigen ist dies auch im Spannungsteiler, da er nicht gegen Masse, sondern gegen $-10V$ geschaltet ist:

$$\frac{U_C + 10V}{U_{Komp.}} = \frac{R7 + R8}{R7}$$

$$R7 = \frac{R8}{\frac{U_C + 10V}{U_{Komp.}} - 1} = \frac{998k\Omega}{\frac{15V + 10V}{5V} - 1} = 249,5k\Omega$$

$R8$ wurde mit $998k\Omega$ gewählt, um möglichst wenig Strom in der Messschaltung zu benötigen und um den für später ausgewählten Widerstandswert zu repräsentieren. Der Widerstand $R7$ kann mit $249.9k\Omega$ realisiert werden. Es ergibt sich somit ein Teilungsverhältnis V_T der Kondensatorspannung U_C von etwa fünf, das durch das Widerstandsverhältnis berechnet werden kann:

$$V_T = \frac{998k\Omega + 249,9k\Omega}{249,9k\Omega} = 4,99$$

Dieses Teilungsverhältnis spiegelt sich in der eigentlichen Hysterese, welche die Kondensatorspannung U_C besitzt, wieder. Abbildung 5.1 zeigt, dass diese ca. 1 V beträgt. Der rechnerische Zusammenhang ist wie folgt:

$$U_{C,Hyst.} = U_{Komp.,Hyst.} \cdot V_T = 0,2V \cdot 4,99 = 998mV$$

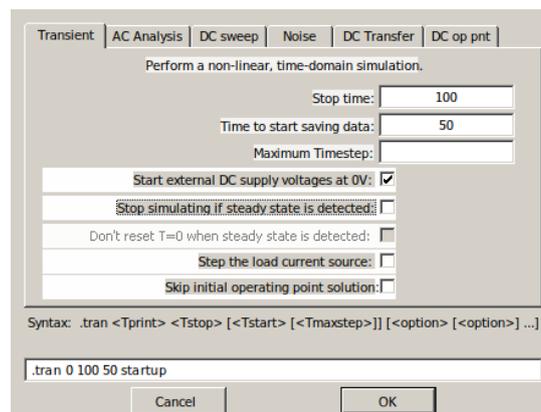


Abbildung 5.2: LTspice®-Simulationseinstellungen für die Effizienzanalysen

5 Simulationen der Betriebsmodi und Effizienzanalyse

Die Effizienz dieses Betriebs wurde mithilfe der LTspice[®]-Simulation 5.1 ausgewertet. Hierzu wurden die Simulationsparameter „Stop Time“ und „Time to start saving data“, auf die in Abbildung 5.2 angegebenen, abgeändert. Dies erfolgte, da die Analyse nicht durch die erste Aufladung der Supercaps verfälscht werden soll. Eine andere Möglichkeit wäre, die Auswertung über einen entsprechend langen Zeitraum durchzuführen. Jedoch würde dies eine sehr lange Simulationsdauer nach sich ziehen und ist daher nicht praktikabel.

In LTspice[®] ist es möglich, mit der Kombination aus drücken und halten der *STRG*-Taste und klicken auf die entsprechende Formel im Simulationsfenster, den Mittelwert des Graphen im dargestellten Bereich via Overlay-Fenster anzeigen zu lassen.

Die Ergebnisse dieser Funktion sind in Abbildung 5.3 dargestellt. Es gilt hierbei der in Abbildung 5.1 dargestellte Schaltplan. Der Lastwiderstand beträgt also $40\ \Omega$. Daraus ergibt sich eine mittlere Abgabeleistung von $5.046\ \text{W}$ (blau), bei einer in den ESR der Supercaps erzeugten Verlustleistung von $263\ \text{mW}$ (rot), die im Dewar umgesetzt wird. Es ergibt sich ein Wirkungsgrad bei dieser Nutzleistung von

$$\eta = \frac{P_{Ab}}{P_{Zu}} = 1 - \frac{P_{Verlust}}{P_{Zu}} = 1 - \frac{263\text{mW}}{5,046\text{W} + 263\text{mW}} = 95,05\%$$

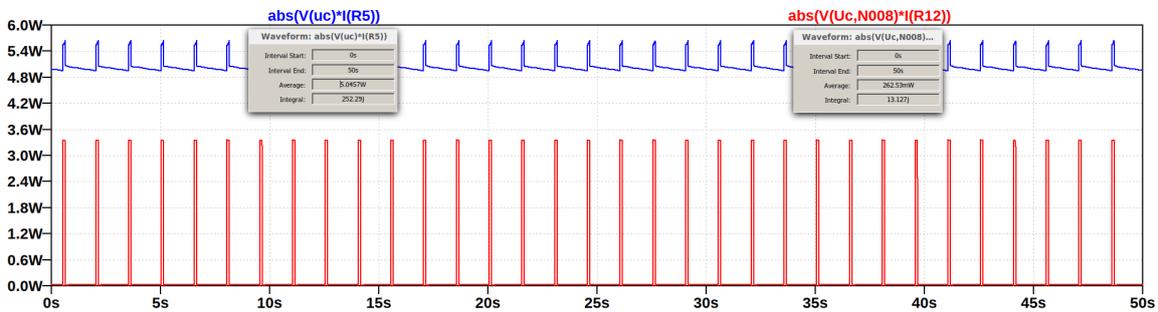


Abbildung 5.3: Effizienzanalyse des Direkt-Betriebs mit 15 V

Ein weiterer wichtiger Aspekt des Direkt-Betriebs ist, dass die maximale Leistung, die entnommen werden kann, durch den Spannungsteiler der Anordnung begrenzt ist. In Abbildung 3.3 wird dies sehr deutlich. Wird die Last durch einen Widerstand repräsentiert, der die maximal mögliche Leistung umsetzen soll, ist dies genau der Punkt, bei dem über ihm $15\ \text{V}$ abfallen. Zusammen mit den bekannten Größen Kabelwiderstand und Netzteilspannung kann der kleinstmögliche Widerstandswert wie folgt berechnet werden:

5 Simulationen der Betriebsmodi und Effizienzanalyse

$$\frac{U_{\text{Betrieb}}}{U_{\text{Netzteil}}} = \frac{R_{\text{Last,min}}}{R_{\text{Last,min}} + R_{\text{Kabel}}} \quad (5.4)$$

$$R_{\text{Last,min}} = \frac{R_{\text{Kabel}}}{\frac{U_{\text{Netzteil}}}{U_{\text{Betrieb}}} - 1} \quad (5.5)$$

$$R_{\text{Last,min}} = \frac{100\Omega}{\frac{500V}{15V} - 1} \quad (5.6)$$

$$R_{\text{Last,min}} = 3,09\Omega \quad (5.7)$$

Daraus ergibt sich eine maximal umsetzbare Leistung von

$$P_{\text{Last,max}} = U_{\text{Betrieb}} \cdot I = \frac{U_{\text{Betrieb}}^2}{R_{\text{Last,min}}} = \frac{(15V)^2}{3,09\Omega} = 72,82W$$

Als nächstes erfolgt die Effizienzbetrachtung bei Variation des Lastwiderstands und damit der abgegebene Leistung. Das Ergebnis bei ausgewählten Werten ist sowohl tabellarisch als auch grafisch in Abbildung 5.4 dargestellt.

R_{Last} / Ω	50	40	30	20	15	10	5	3,5
P_{Ab} / W	4,009	5,046	6,748	10,098	13,255	20,718	44,445	64,340
P_{Verlust} / W	0,221	0,263	0,344	0,486	0,608	0,794	0,878	0,391
$\eta / \%$	94,78	95,05	95,15	95,41	95,61	96,31	98,06	99,40

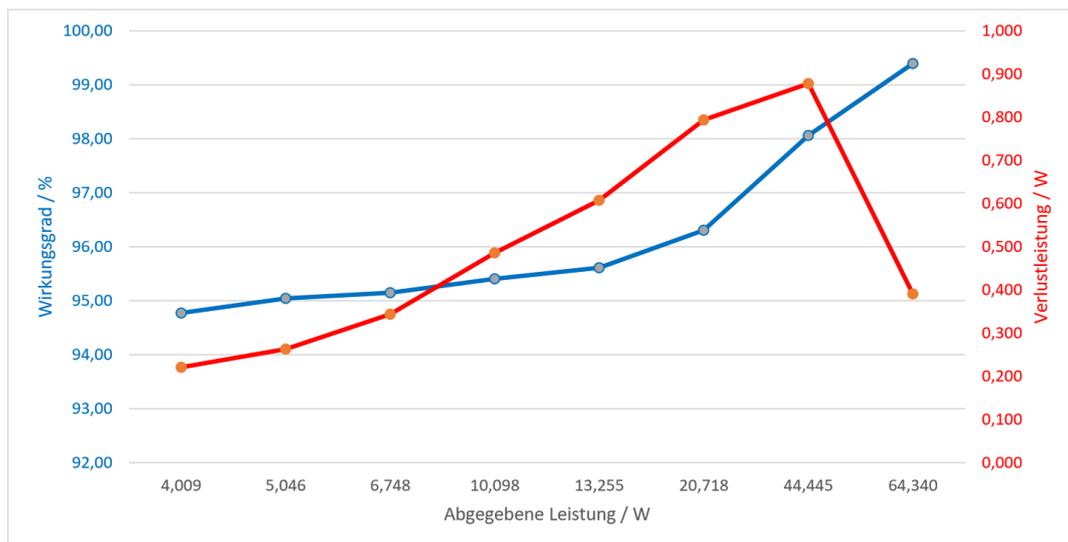


Abbildung 5.4: Leistungsabgabe und Effizienz des 15 V-Direkt-Betriebs

Im Falle der maximalen Leistungsumsetzungen werden die Supercaps einmal zu Beginn geladen und halten danach ihre Spannung konstant. Der Strom fließt somit nur noch direkt zur Last und die Verlustleistung wird Null. Ebenfalls im anderen Extremfall, erfolgt eine einmalige Aufladung der Kondensatoren und es wird danach keine Verlustleistung mehr umgesetzt, da keine Leistung entnommen wird.

Die geforderte Versorgung von 15 V und 5 W kann somit aus obigen Ergebnissen realisiert werden und gibt dabei laut Simulation ca. 260 mW ins Dewar ab. Selbst falls es nötig ist kurzzeitig mehr Leistung zu entnehmen, stellt die Konfiguration die nötigen Reserven und eine selbstständige Regelung bereit.

5.1.2 Heizdraht-Versorgung

Aufgrund der Einfachheit, die der Direkt-Betrieb mit sich bringt, wird eine zweite Version für die Versorgung des Heizdrahts untersucht. Ebenfalls die hohe, mögliche Leistungsentnahme der 15 V-Variante spricht dafür, dass eine Versorgung des Heizdrahts mit diesem Betriebsmodi möglich ist.

Nach wiederholter Suche nach Supercaps mit möglichst geringem Equivalent Series Resistance, fiel die Firma *Maxwell Technologies*[®] auf. Der für diesen Betriebsmodi ausgewählte Supercap besitzt ebenfalls, wie der Kondensator von *VISHAY*[®], eine Spannungsfestigkeit von 3 V. Dessen ESR ist mit nur 20 mΩ nochmals geringer. Auch die Kapazität, welche mit 10 F angegeben ist (Siehe: [1]), fällt geringer aus. Dies stört nicht, da daraus lediglich eine etwas höhere Schaltfrequenz resultiert. Diese liegt bei der 15 V-Variante bei ca. einem Hertz (siehe Abbildung 5.1). Für diese Anwendung wäre auch ein Supercap mit weniger Farad geeignet, aber diese werden nicht hergestellt, bzw. haben dann viel höhere ESR.

Um eine höhere Nutzleistung zu erzielen, wird für diese Version eine größere Nennspannung, die auf 40 V festgelegt wurde, benötigt. Damit auch hier eine größere Toleranz der Spannungsfestigkeit ermöglicht wird, erfolgt eine Reihenschaltung von $N = 15$ Supercaps, die wiederum in einem C-Block mit folgenden Eigenschaften zusammengefasst werden.

$$C_{Block} = \frac{C}{N} = \frac{10F}{15} = \frac{2}{3}F = 0,667F \quad (5.8)$$

$$ESR_{Block} = N \cdot ESR = 15 \cdot 20m\Omega = 300m\Omega \quad (5.9)$$

$$U_{Block,max} = N \cdot U_{max} = 15 \cdot 3V = 45V \quad (5.10)$$

5 Simulationen der Betriebsmodi und Effizienzanalyse

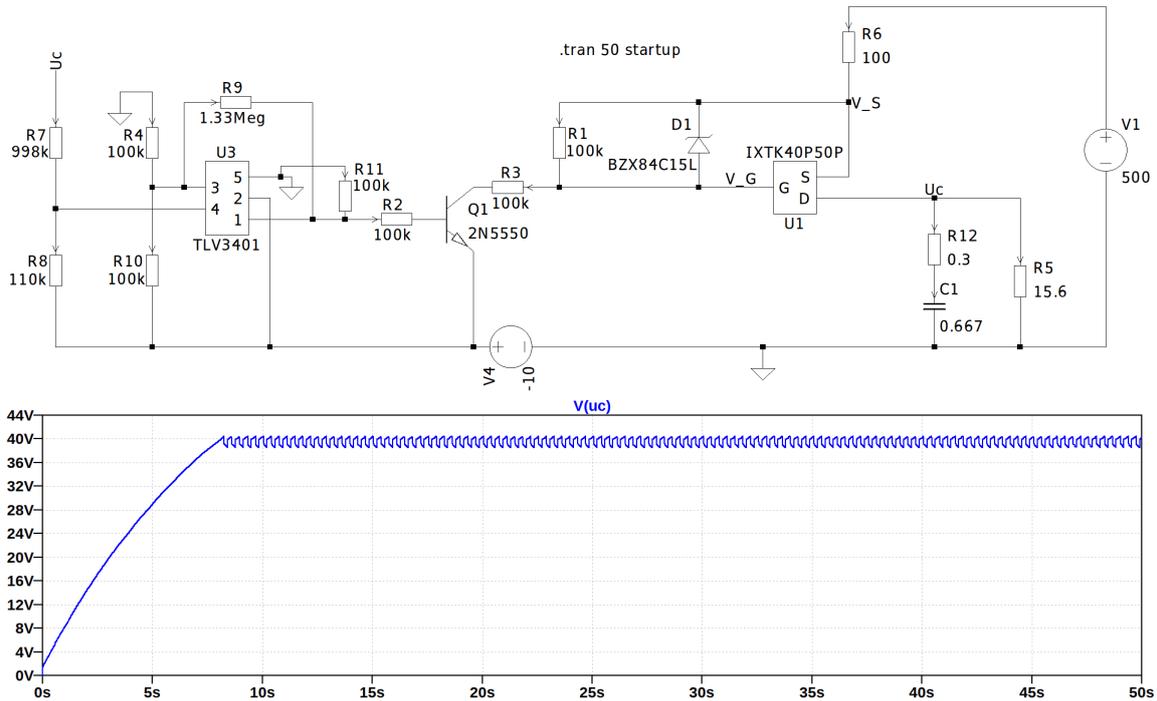


Abbildung 5.5: Simulation des Direkt-Betriebs mit 40 V

Zur Auswertung wurde die Simulation des Direkt-Betriebs mit 15 V auf die vorliegenden Parameter abgeändert und das Ergebnis in Abbildung 5.5 dargestellt. Der Widerstand R_{12} stellt hierbei wieder den ESR der Supercaps dar.

Der Aufbau des Schmitt-Triggers ist derselbe wie beim 15 V-Direkt-Betrieb. Das Widerstandsverhältnis von R_7 und R_8 wurde so berechnet, damit bei einer Kondensatorspannung U_C von 40 V die Abschaltung erfolgt.

$$R_7 = \frac{R_8}{\frac{U_C + 10V}{U_{Komp.}} - 1} = \frac{998k\Omega}{\frac{40V + 10V}{5V} - 1} = 110,89k\Omega$$

Der Widerstand R_8 wird wieder zur Einschränkung der Stromaufnahme der Messschaltung auf 998 k Ω festgelegt. Für R_7 wurde ein Widerstandswert von 110 k Ω gewählt. Durch die Änderung des Spannungsteilers ergibt sich das folgende Teilungsverhältnis V_T :

$$V_T = \frac{998k\Omega + 110k\Omega}{110k\Omega} = 10,07$$

5 Simulationen der Betriebsmodi und Effizienzanalyse

Damit lässt sich wieder die Hysteresespannung von U_C erklären, die in Abbildung 5.5 mit ca. 2 V abgelesen werden kann:

$$U_{C,Hyst.} = U_{Komp.,Hyst.} \cdot V_T = 0,2V \cdot 10,07 = 2,01V$$

Mithilfe der bereits beschriebenen Funktion zur Anzeige des Mittelwerts eines Graphen, wurden die in Abbildung 5.6 dargestellten Ergebnisse erzielt. Der Lastwiderstand beträgt $15,6\Omega$, wodurch sich eine mittlere Abgabeleistung von $100,530\text{ W}$ ergibt. Die Verlustleistung in den ESR der Supercaps beläuft sich hierbei auf $1,499\text{ W}$. Es ergibt sich ein Wirkungsgrad bei dieser Nutzleistung von

$$\eta = 1 - \frac{P_{Verlust}}{P_{Zu}} = 1 - \frac{1,499W}{100,530W + 1,499W} = 98,53\%$$

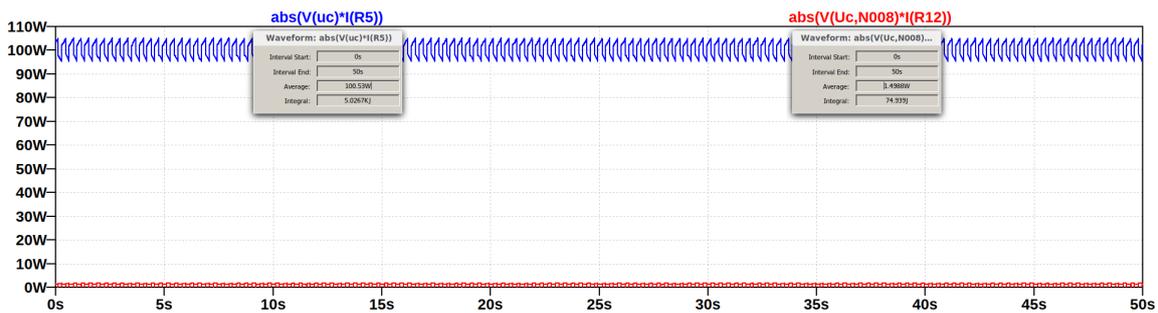


Abbildung 5.6: Effizienzanalyse des Direkt-Betriebs mit 40 V

Der kleinstmögliche Lastwiderstand, an dem die geforderten 40 V abfallen würden, hat den Wert:

$$R_{Last,min} = \frac{R_{Kabel}}{\frac{U_{Netzteil}}{U_{Betrieb}} - 1} = \frac{100\Omega}{\frac{500V}{40V} - 1} = 8,70\Omega$$

Daraus ergibt sich eine maximal nutzbare Leistung von

$$P_{Last,max} = \frac{U_{Betrieb}^2}{R_{Last,min}} = \frac{(40V)^2}{8,70\Omega} = 183,91W$$

5 Simulationen der Betriebsmodi und Effizienzanalyse

Für die Betrachtung bei unterschiedlichen Belastungsfällen sind die Ergebnisse bei ausgewählten Werten sowohl tabellarisch als auch grafisch in Abbildung 5.7 dargestellt.

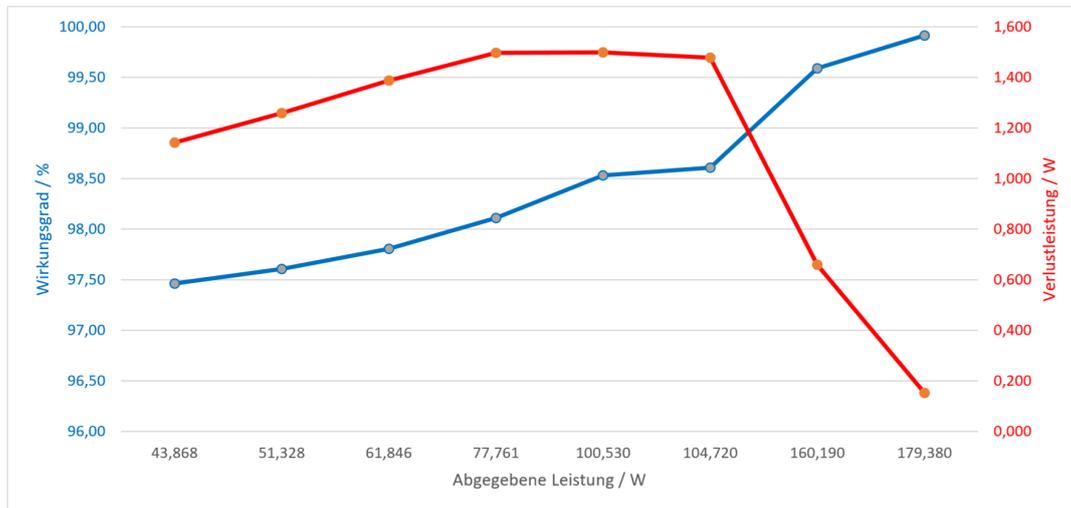


Abbildung 5.7: Leistungsabgabe und Effizienz des 40 V-Direkt-Betriebs

Die Anforderung zur Versorgung des Heizdrahts mit einer Leistung von 100 W kann somit durch diesen Betrieb gedeckt werden. Da die Steuerung des Heizdrahts mit einer Pulsweitenmodulation (PWM) geplant ist, wird der Widerstandswert der Wicklung nicht auf $15,6\ \Omega$, sondern geringer ausgelegt, um evtl. notwendige Reserven bereitzustellen.

5.1.3 Möglichkeiten zur Verbesserung des Wirkungsgrads

Die Effizienz der beschriebenen Direkt-Betriebe könnten weiter gesteigert werden, indem zum Beispiel je ein zweiter C-Block parallel zum Vorhandenen geschaltet wird. Wegen des größeren Platzbedarfs und weil die Abwärme hinreichend gering ist, wird dies nicht umgesetzt. Anschließend wird jedoch das Maß der Verbesserung beim 15 V-Direkt-Betrieb beschrieben.

5 Simulationen der Betriebsmodi und Effizienzanalyse

Durch die Parallelschaltung der C-Blöcke ergibt sich ein halb so großer ESR. Die Parameter für den Ersatzkondensator, die mit den zuvor in 5.1 - 5.3 berechneten Werte verglichen werden können, sind wie folgt:

$$\begin{aligned}C_{\ddot{a}q2} &= 2 \cdot C_{\ddot{a}q} = 6,667F \\ESR_{\ddot{a}q2} &= \frac{ESR_{\ddot{a}q}}{2} = 84m\Omega \\U_{max,\ddot{a}q2} &= U_{max,\ddot{a}q} = 18V\end{aligned}$$

Die Simulation 8.4 hierzu befindet sich im Anhang auf Seite 80. Die abgegebene Leistung beträgt im Mittel 5.168 W und ist damit nur etwas höher als die mit 5.046 W angegebene Leistung der Version mit lediglich einem C-Block. Die Verlustleistung hingegen ist von 263 mW auf 134 mW um nahezu die Hälfte gesunken. Es würde sich ein Wirkungsgrad von

$$\eta = 1 - \frac{P_{Verlust}}{P_{Zu}} = 1 - \frac{134mW}{5,168W + 134mW} = 97,47\%$$

ergeben.

Ein Aufbau der 15 V-Variante mit den Supercaps von *Maxwell Technologies*[®] würde ebenfalls eine Verbesserung erzielen, jedoch wurde zu diesem Zeitpunkt bereits die Realisierung mit den 28 mΩ Kondensatoren von *VISHAY*[®] durchgeführt.

Die Simulation unter Berücksichtigung der geänderten Werten für den Ersatzkondensator ist in Abbildung 8.5 im Anhang hinterlegt. Mit den dort angegebenen Werten würde sich ein Wirkungsgrad von

$$\eta = 1 - \frac{P_{Verlust}}{P_{Zu}} = 1 - \frac{189mW}{5,117W + 189mW} = 96,44\%$$

ergeben.

5.2 C-Bank-Switch-Betrieb

Bei dem C-Bank-Switch-Betrieb handelt es sich um ein aufwändigeres CDC-Verfahren. Eine Beschreibung der prinzipiellen Funktionsweise erfolgte bereits in Kapitel 3.5. Dieser Betrieb ist zur Versorgung des Motors geplant und muss deshalb auf eine maximale Ausgangsspannung von 40 V ausgelegt werden.

Zunächst erfolgt eine einleitende Betrachtung des einfachsten, aber auch ineffizientesten Aufbaus dieses Betriebsmodus. Dieser besteht aus zwei C-Bänken, die je nur einen C-Block besitzen.

Mit den bereits erlangten Kenntnissen, kann geschlussfolgert werden:

Die Effizienz dieses Betriebs mit lediglich einem C-Block pro C-Bank muss schlechter sein, als die des Direkt-Betriebs mit 40 V, da der Stromfluss beim Laden und Entladen immer komplett durch die Supercaps fließt und somit die ESR-Verluste größer sind. Hinzu kommt, dass die maximal mögliche Leistung geringer wird, da die Last bei leitendem OVS nicht zusätzlich direkt versorgt wird.

Lädt man die Supercaps auf eine höhere Spannung als die Lastspannung auf, wird eine Spannungswandlung notwendig. Hierbei sind lediglich geradzahlige Vielfache der Lastspannung von 40 V sinnvoll. Um dies zu realisieren erfolgt eine Unterteilung der C-Bank in C-Blöcke, die beim Laden in Reihe geschaltet werden. Beim Entladen werden diese dann parallel geschaltet (siehe Abbildung 3.5).

Die grundlegende Idee eines Switch-Betriebs entstand noch vor dem Beginn dieser Bachelorarbeit und es wurde eine Prinzip-Simulation 8.6 (siehe Anhang Seite 81) in MATLAB-Simulink™ erstellt.

Die Notwendigkeit eines OVS wurde ebenfalls bei dieser Simulation erkannt, jedoch fand der Entwurf des in Kapitel 4 beschriebenen Overvoltage-Shutoffs erst während dieser Bachelorarbeit statt.

5.2.1 C-Bank mit zwei C-Blöcken

Der generell gültige Schaltplan der Simulationen zum C-Bank-Switch-Betrieb ist in Abbildung 5.8 dargestellt.

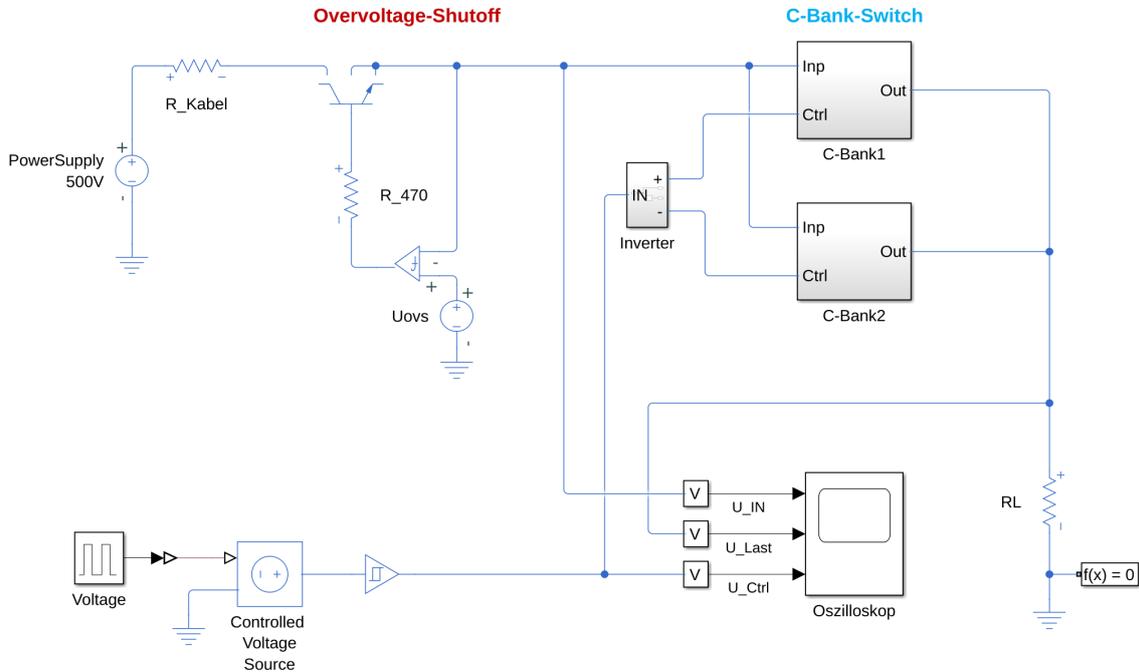


Abbildung 5.8: Schaltplan der Simulationen des C-Bank-Switch-Betriebs

Der Kabelwiderstand wird durch $R_{Kabel} = 100\Omega$ repräsentiert. Der OVS wurde vereinfacht durch einen Komparator und einen Transistor dargestellt. Die Referenzspannung U_{OVS} dieses Komparators ändert sich in Abhängigkeit zur Anzahl der C-Blöcke in einer C-Bank. Werden also zwei C-Blöcke mit den Parametern aus den Formeln 5.8, 5.9 und 5.10 in Reihe geschaltet, können die Supercaps auf bis zu 90 V aufgeladen werden. Die Spannung U_{OVS} wird demnach auf 80 V festgelegt.

Die Umschaltung der C-Bänke erfolgt zeitgesteuert mittels der Spannungsquelle in der unteren linken Ecke. Diese wurde auf eine Frequenz von 0.5 Hz eingestellt. Die „Controlled Voltage Source“ und der nachfolgende Schmitt-Trigger mussten lediglich aus Simulationsgründen eingefügt werden, spielen aber für die reale Funktion keine Rolle.

Der Inverter-Subblock sorgt für die gegenphasige Ansteuerung der beiden C-Bänke. In Abbildung 5.9 ist eine Aufnahme der Subblöcke *C-Bank1* und *C-Bank2* zu sehen, bei der die Schalter entsprechend ihrer Funktion beschriftet wurden. Diese Schalter sind notwendig, um die Reihen-Parallel-Wandlung vorzunehmen.

5 Simulationen der Betriebsmodi und Effizienzanalyse

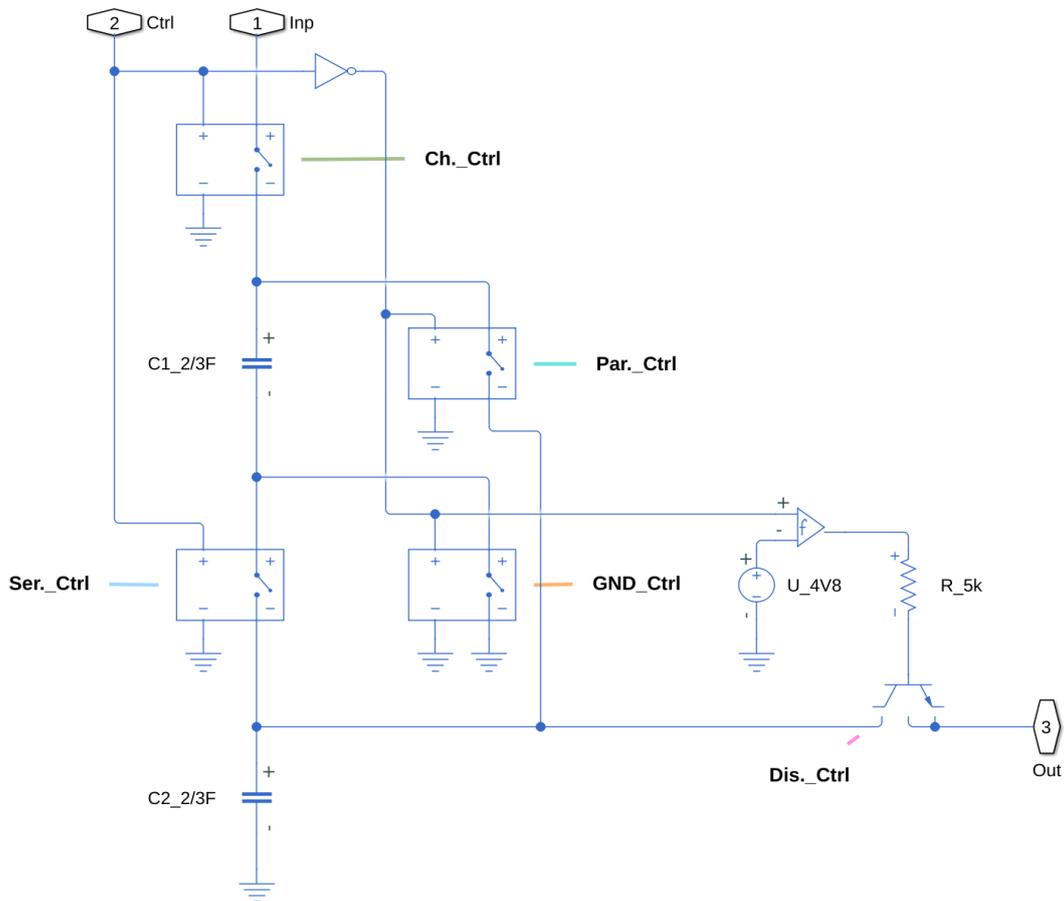


Abbildung 5.9: Schaltplan einer C-Bank mit zwei C-Blöcken

Für diese Betrachtungen wurden die Parameter der 10 F-Supercaps genutzt, da diese lediglich einen ESR von $20 \text{ m}\Omega$ besitzen. Daraus ergeben sich die bereits in den Formeln 5.8, 5.9 und 5.10 angegebenen Parameter für einen Ersatzkondensator. Diese Supercaps werden auch für die weiteren Simulationen verwendet.

Das Ergebnis der Simulation zeigt Abbildung 5.10. Der Lastwiderstand R_L (siehe Abbildung 5.8) beträgt hierbei 5Ω . Durch eine Mittlung der Lastspannung U_{Last} durch eine Funktion von Simulink™ kann die umgesetzte Leistung zu

$$P_{2 \text{ Blöcke}} = \frac{U_{Last}^2}{R_L} = \frac{(34,4 \text{ V})^2}{5 \Omega} = 236,7 \text{ W}$$

bestimmt werden.

5 Simulationen der Betriebsmodi und Effizienzanalyse

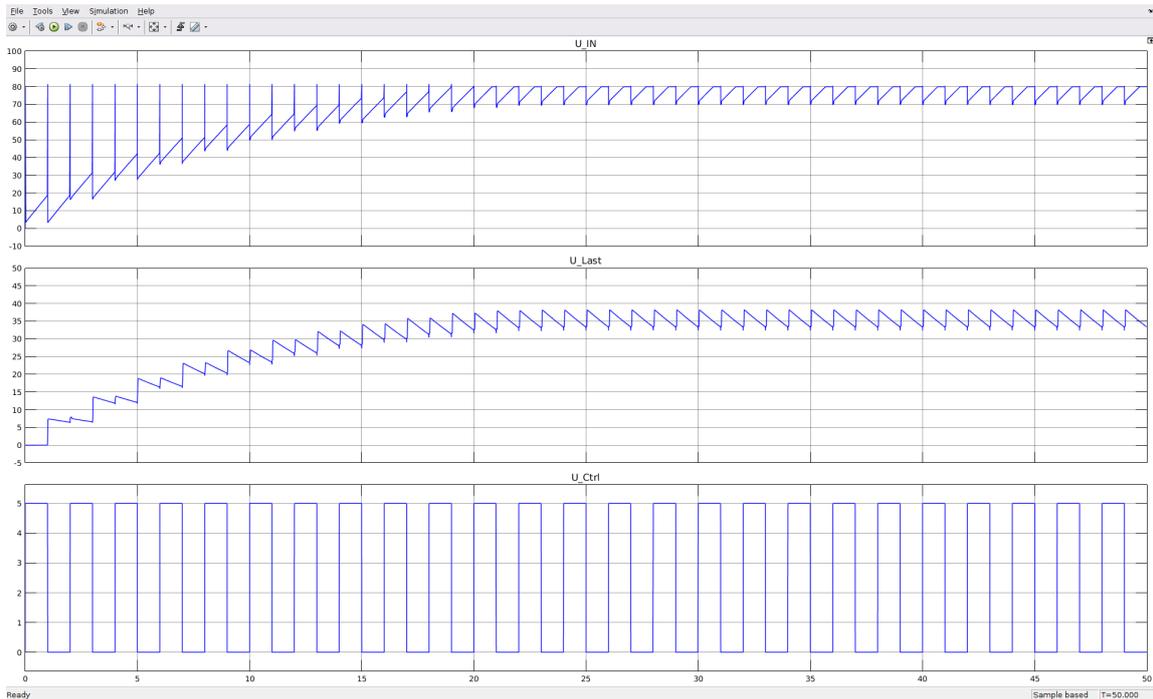


Abbildung 5.10: Simulationsergebnis von zwei C-Blöcken pro C-Bank

Die hohen Spitzen zu Beginn in der Eingangsspannung resultieren aus der Simulation und kommen in der Realität nicht vor. Die Abschaltung der Versorgungsspannung durch die vereinfachte Version des OVS ist ebenfalls deutlich im Verlauf der Eingangsspannung U_{IN} sichtbar.

Die verringerte Ausgangsspannung entsteht hauptsächlich durch die ESR der Supercaps beim Laden, ein $R_{DS(on)}$ der Schalter wird nicht berücksichtigt.

Unter Annahme von idealisierten Supercaps und Schaltern kann mit den Formeln 2.7 und 2.8 eine Gleichung aufgestellt werden, mit der sich die maximale Leistung errechnen lässt. Für den maximalen Leistungstransfer kann angenommen werden, dass die Entladezeit der einen C-Bank genau der Ladezeit der in Reihe geschalteten C-Blöcke der anderen C-Bank entspricht. Es gilt:

$$t_{lade} = t_{entlade}$$

5 Simulationen der Betriebsmodi und Effizienzanalyse

Im ersten Schritt müssen die beiden Formeln 2.7 und 2.8 nach der Zeit t aufgelöst werden:

$$t_{lade} = -R_{Kabel} \cdot C_{Ser.} \cdot \ln \frac{U_{Ser.,max.} - U_0}{U_{Ser.,min.} - U_0} \quad (5.11)$$

$$t_{entlade} = -R_{Last} \cdot C_{Par.} \cdot \ln \frac{U_{Par.,min.}}{U_{Par.,max.}} \quad (5.12)$$

Die Indizierung hat hierbei folgende Bedeutung:

U_0 = Quellenspannung

$U_{Ser.,min.}$ = Kondensatorspannung von der aufgeladen wird (Reihenschaltung)

$U_{Ser.,max.}$ = Kondensatorspannung bis zu der geladen wird (Reihenschaltung)

$U_{Par.,min.}$ = Kondensatorspannung bis zu der entladen wird (Parallelschaltung)

$U_{Par.,max.}$ = Kondensatorspannung ab der entladen wird (Parallelschaltung)

$C_{Ser.}$ = Gesamtkapazität der Reihenschaltung

$C_{Par.}$ = Gesamtkapazität der Parallelschaltung

Das Gleichsetzen der beiden Zeiten ergibt:

$$-R_{Kabel} \cdot C_{Ser.} \cdot \ln \frac{U_{Ser.,max.} - U_0}{U_{Ser.,min.} - U_0} = -R_{Last,min.} \cdot C_{Par.} \cdot \ln \frac{U_{Par.,min.}}{U_{Par.,max.}}$$

Die Auflösung des entstehenden Gleichungssystems nach dem Lastwiderstand ergibt:

$$R_{Last,min.} = R_{Kabel} \cdot \frac{C_{Ser.}}{C_{Par.}} \cdot \frac{\ln \frac{U_{Ser.,max.} - U_0}{U_{Ser.,min.} - U_0}}{\ln \frac{U_{Par.,min.}}{U_{Par.,max.}}} \quad (5.13)$$

Hier kann der Bruch $\frac{C_{Ser.}}{C_{Par.}}$ näher untersucht werden:

Die Gesamtkapazität einer Reihenschaltung berechnet sich nach Formel 2.3 zu

$$C_{Ser.} = \frac{C_{Block}}{N}$$

Die Parallelschaltung der C-Blöcke hingegen ergibt $C_{Par.} = N \cdot C_{Block}$.

Damit ergibt sich aus dem Bruch ein, unabhängig von der Kapazität, berechenbarer

$F_{C-Block}$:

$$F_{C-Block} = \frac{C_{Ser.}}{C_{Par.}} = \frac{\frac{C_{Block}}{N}}{N \cdot C_{Block}} = \frac{1}{N^2}$$

5 Simulationen der Betriebsmodi und Effizienzanalyse

Für den hier beschriebenen Betrieb mit zwei C-Blöcken pro C-Bank ergibt sich:

$$F_{C-Block} = \frac{1}{2^2} = \frac{1}{4} \quad (5.14)$$

Setzt man nun Formel 5.14 in Formel 5.13 ein, erhält man einen von der Kapazität unabhängigen Ausdruck 5.15, mit dem der kleinstmögliche Lastwiderstand bestimmt werden kann. Die Unabhängigkeit der Kapazität kann dadurch erklärt werden, dass diese lediglich die Geschwindigkeit beeinflusst, mit der umgeschaltet werden muss.

$$R_{Last,min.} = R_{Kabel} \cdot F_{C-Block} \cdot \frac{\ln \frac{U_{Ser.,max.} - U_0}{U_{Ser.,min.} - U_0}}{\ln \frac{U_{Par.,min.}}{U_{Par.,max.}}} \quad (5.15)$$

Um den minimalen Lastwiderstand $R_{Last,min.}$ zu berechnen, muss noch die Hysterese ΔU festgelegt werden. Diese bestimmt ebenfalls maßgeblich die Geschwindigkeit mit der geschalten wird und vor allem auch die im Mittel an der Last anliegende Spannung. $U_{Ser.,max.}$ ist durch die Abschaltspannung des OVS vorgegeben und beträgt $U_{Ser.,max.} = 80V$. Die Spannungsfestigkeit des Motortreibers bestimmt die Spannung $U_{Par.,max.} = 40V$. $U_{Ser.,min.}$ und $U_{Par.,min.}$ werden jeweils durch die Wahl der Hysterese ΔU bestimmt. Wird diese auf beispielsweise $1V$ festgelegt, ergeben sich für $U_{Par.,min.} = 40V - 1V = 39V$ und für $U_{Ser.,min.} = 80V - 2 \cdot 1V = 78V$.

Der daraus resultierende minimale Widerstand beträgt also nach Formel 5.15:

$$R_{Last,min.} = 100\Omega \cdot \frac{1}{2^2} \cdot \frac{\ln \frac{80V - 500V}{78V - 500V}}{\ln \frac{39V}{40V}} = 4,69\Omega$$

Um die umgesetzte Leistung zu berechnen, wird die im Mittel an der Last anliegende Spannung benötigt. Hierfür wird die Annahme getroffen, dass die Annäherung eines linearen Spannungsverlaufs bei der Entladung hinreichend genau ist.

Dies wird für die vorliegenden Verhältnisse in einem kurzen Einschub untersucht:

Hierzu benötigt man die Zeit für eine Entladung von $40V$ auf $39V$, die mittels Formel 5.12 berechnet wird:

$$t_{entlade} = -4,69\Omega \cdot 2 \cdot 0,667F \cdot \ln \frac{39V}{40V} = 158,40ms$$

5 Simulationen der Betriebsmodi und Effizienzanalyse

Nun kann die Funktionsgleichungen der e-Funktion aufgestellt werden:

$$U_{e-ckt} = U_{Par.,max.} \cdot e^{-\frac{t}{R_{Last,min.} \cdot C_{Par.}}} = 40V \cdot e^{-\frac{t}{4,69\Omega \cdot 1,334F}}$$

Mithilfe des Integrals kann die Fläche unter der jeweiligen Kurve von $t = 0$ bis $t = t_{entlade}$ berechnet werden. Teilt man diesen Wert nun durch $t_{entlade}$ erhält man den Mittelwert der Funktion zwischen diesen beiden Zeitpunkten. Diese Berechnungen wurden mittels MATLAB™ durchgeführt und die Funktionen in Abbildung 5.11 grafisch dargestellt. Der Mittelwert der Funktion im Bereich von $t = 0$ bis $t = t_{entlade}$ entspricht dem roten Zahlenwert im Graphen.

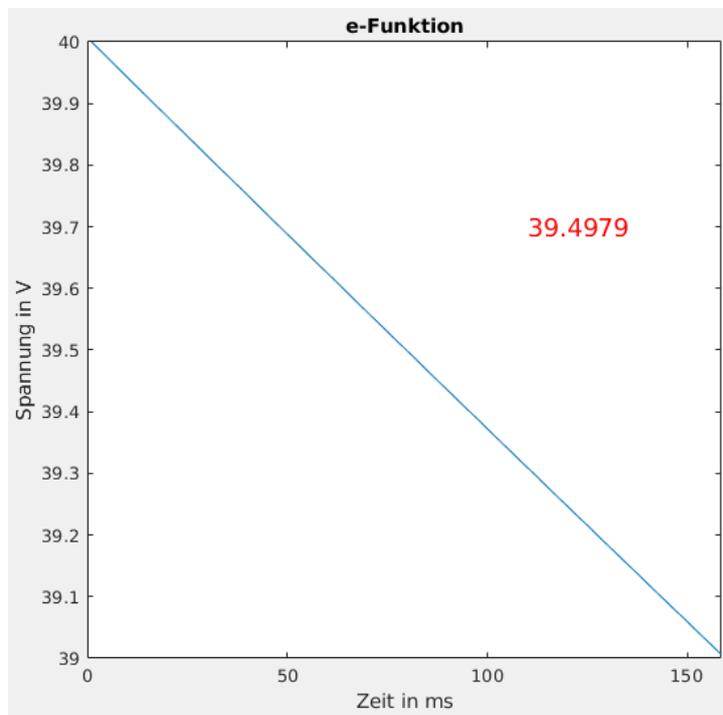


Abbildung 5.11: Grafische Darstellung der e-Funktion im betrachteten Bereich

Die Annahme eines linearen Spannungsverlaufs bei der Entladung von 40 V auf 39 V ist somit hinreichend genau und es ergibt sich die umgesetzte Leistung zu:

$$P_{max} = \frac{U_{Last}^2}{R_{Last,min.}} = \frac{(39,5V)^2}{4,69\Omega} = 332,68W$$

5.2.2 C-Bank mit drei C-Blöcken

Für diese Variante des dreier C-Bank-Switch-Betriebs ist ebenfalls der in Abbildung 5.8 dargestellte Schaltplan gültig. Die Subblöcke *C-Bank1* und *C-Bank2* sind identisch aufgebaut und in Abbildung 5.12 dargestellt. Gegenüber der Variante mit zwei C-Blöcken (siehe Abbildung 5.9) werden insgesamt drei Schalter und 15 Supercaps (ein C-Block besteht aus 15 einzelnen Supercaps) mehr benötigt.

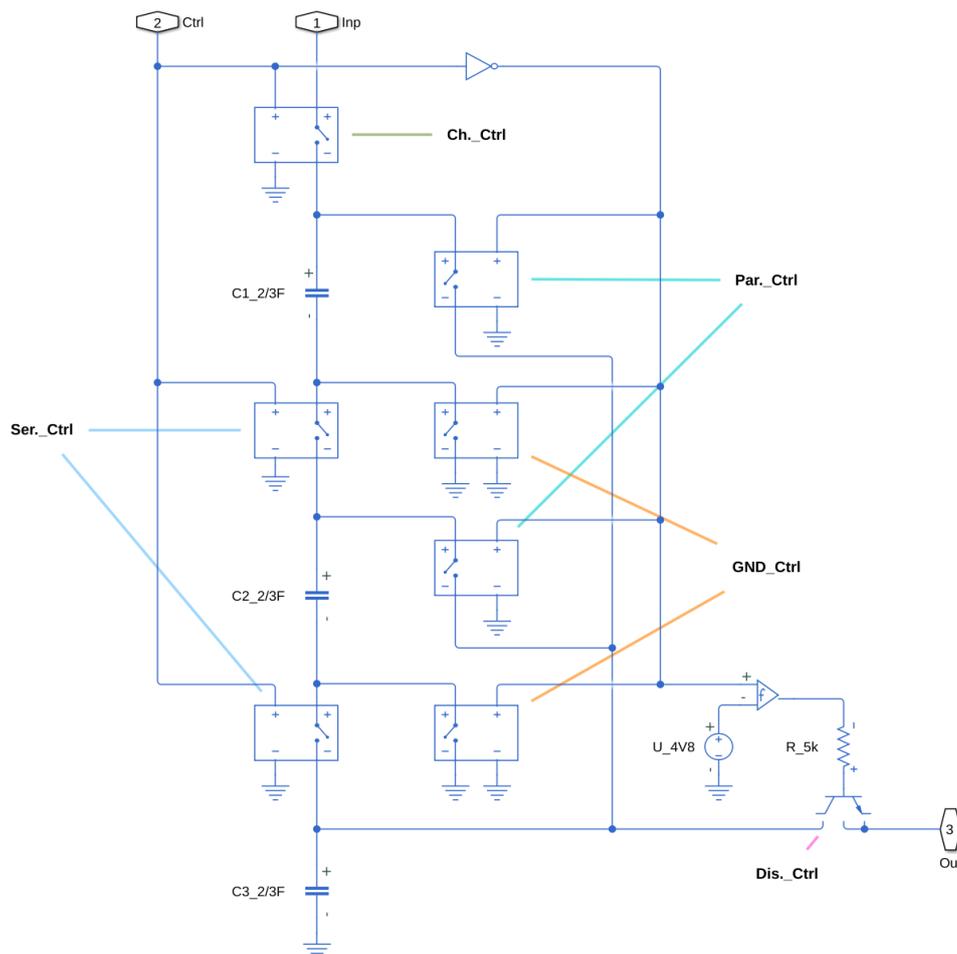


Abbildung 5.12: Schaltplan einer C-Bank mit drei C-Blöcken

Das Ergebnis der Simulation zeigt Abbildung 5.13. Um Diese mit denen der Version mit zwei C-Blöcken 5.10 vergleichen zu können, wurde derselbe Lastwiderstand ($5\ \Omega$) gewählt. Die Spannung U_{OVS} wurde auf $80\ \text{V}$ festgelegt. Es ist deutlich sichtbar, dass die Ladespannung früher durch den OVS begrenzt wird und eine höhere mittlere Ausgangsspannung,

5 Simulationen der Betriebsmodi und Effizienzanalyse

die laut der entsprechenden Funktion von Simulink™ 36,4 V beträgt, erreicht wird. Die bei dieser Simulation von der Last umgesetzte Leistung beträgt:

$$P_{3 \text{ Blöcke}} = \frac{U_{Last}^2}{R_L} = \frac{(36,4V)^2}{5\Omega} = 265,0W$$

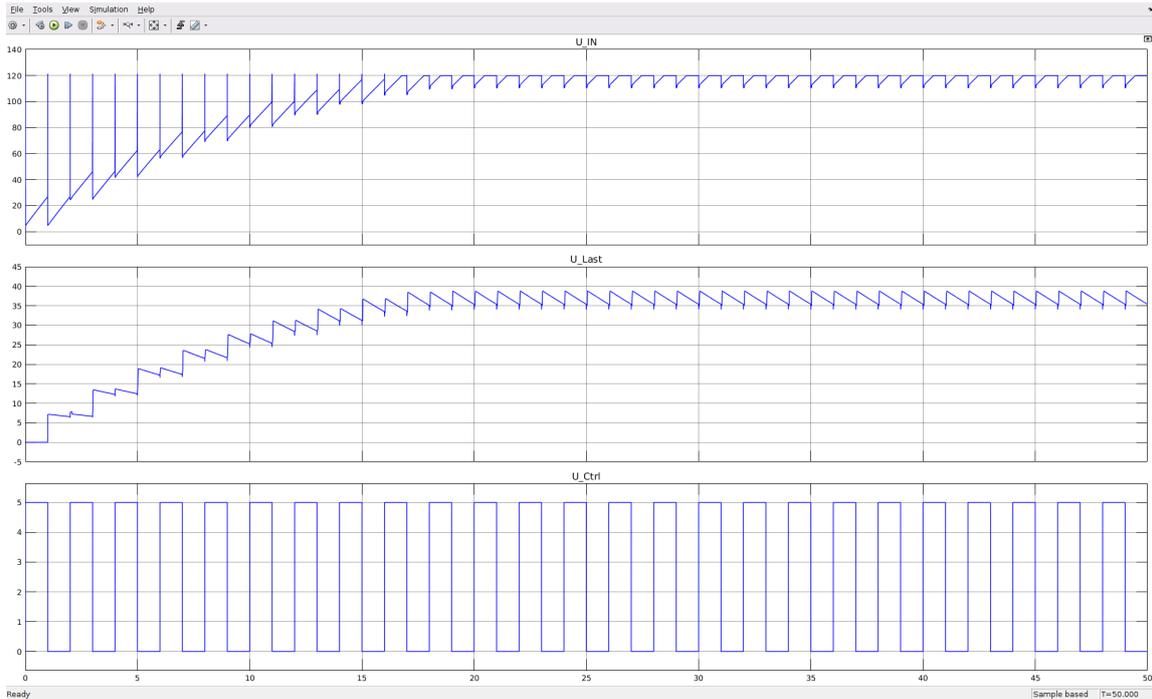


Abbildung 5.13: Simulationsergebnis von drei C-Blöcken pro C-Bank

Es folgt die Berechnung des minimalen Lastwiderstands $R_{Last,min.}$ und der daraus resultierenden maximalen Leistungsentnahme mit der bereits beschriebenen Vereinfachung zur Berechnung des Mittelwerts. Hierzu wird Formel 5.15 genutzt.

$$R_{Last,min.} = 100\Omega \cdot \frac{1}{3^2} \cdot \frac{\ln \frac{120V-500V}{117V-500V}}{\ln \frac{39V}{40V}} = 3,45\Omega$$

$$P_{max} = \frac{U_{Last}^2}{R_{Last,min.}} = \frac{(39,5V)^2}{3,45\Omega} = 452,25W$$

Die Spitzenleistungsabgabe dieser Version des C-Bank-Switch-Betriebs reicht nahezu aus, um den Motor mit seiner Nennleistung versorgen zu können. Es ist jedoch nötig Reserven bereitzustellen, da bei dieser Rechnung von idealen Supercaps und Schaltern ausgegangen wird.

5.2.3 C-Bank mit vier C-Blöcken

Aufgrund der unzureichenden Leistungsabgabe der vorhergehenden Versionen, wird die Anzahl der C-Blöcke pro C-Bank erneut erhöht. Genau wie zuvor gilt der in Abbildung 5.8 dargestellte Schaltplan. Die Subblöcke *C-Bank1* und *C-Bank2* sind identisch aufgebaut und in Abbildung 5.14 dargestellt.

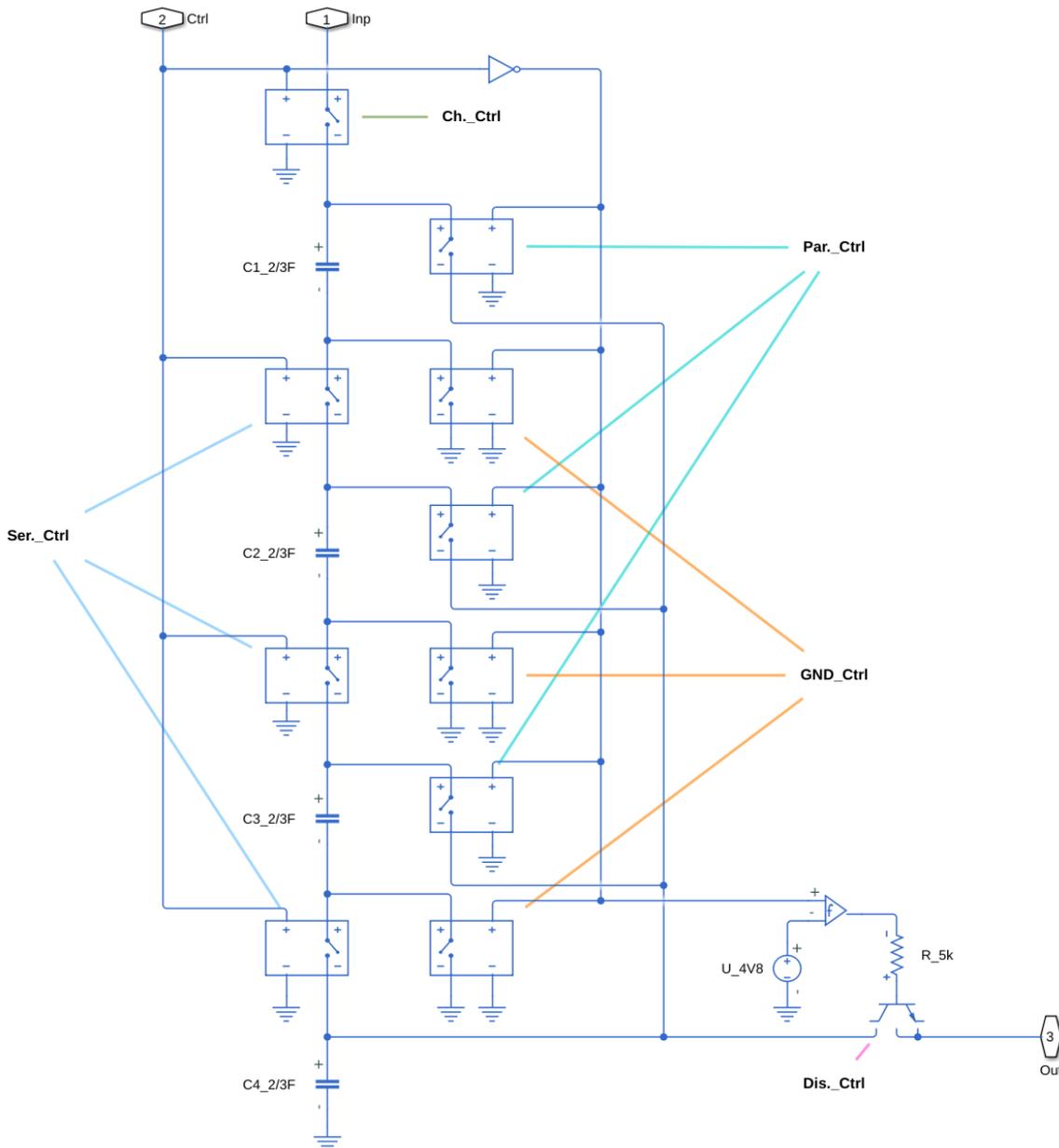


Abbildung 5.14: Schaltplan einer C-Bank mit vier C-Blöcken

5 Simulationen der Betriebsmodi und Effizienzanalyse

Die Simulation stellt Abbildung 5.15 dar. Die Spannung U_{OVS} beträgt dabei, aufgrund der vier beim Laden in Reihe geschalteten C-Blöcke, 160 V. Es ist eine erneute Verkürzung der Dauer bis der OVS die Spannung U_{IN} begrenzt gegenüber Abbildung 5.13 sichtbar. Ebenfalls die mittlere Ausgangsspannung erhöhte sich auf 37,5 V, wodurch sich eine mittlere Leistung von

$$P_{4 \text{ Blöcke}} = \frac{U_{Last}^2}{R_L} = \frac{(37,5V)^2}{5\Omega} = 281,3W$$

ergibt.

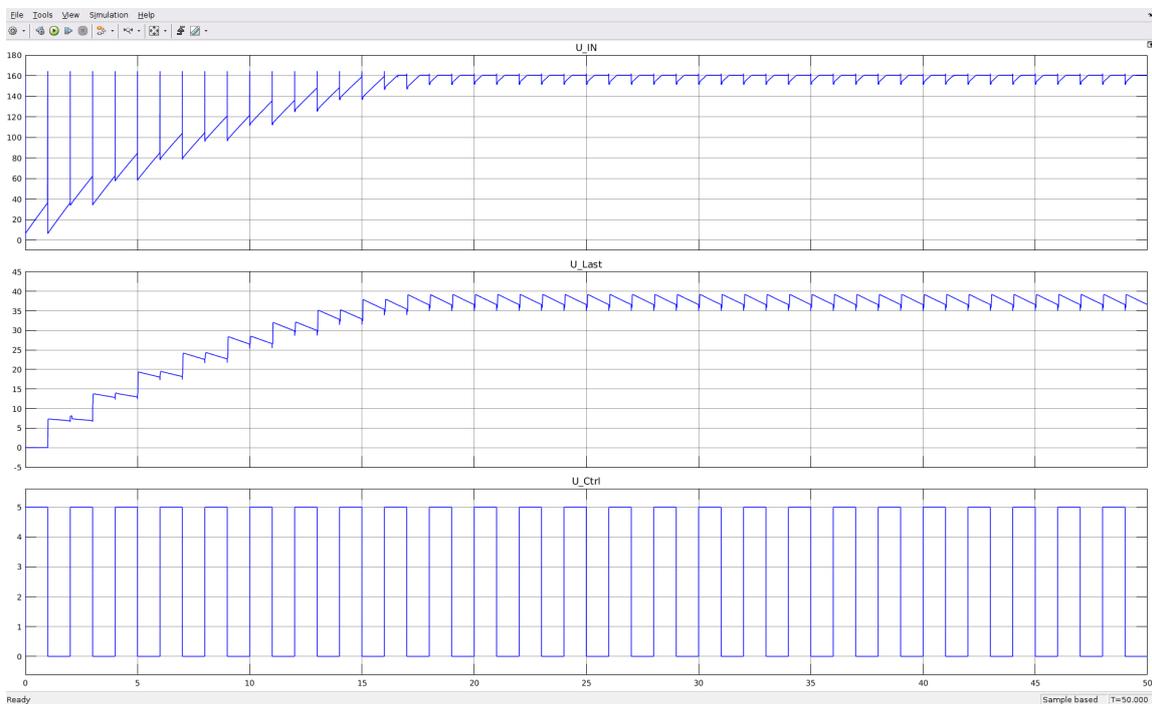


Abbildung 5.15: Simulationsergebnis von vier C-Blöcken pro C-Bank

Der kleinstmögliche Lastwiderstand und somit die größtmögliche Leistung berechnen sich mithilfe von Formel 5.15 zu:

$$R_{Last,min.} = 100\Omega \cdot \frac{1}{4^2} \cdot \frac{\ln \frac{160V-500V}{156V-500V}}{\ln \frac{39V}{40V}} = 2,89\Omega$$

$$P_{max} = \frac{U_{Last}^2}{R_{Last,min.}} = \frac{(39,5V)^2}{2,89\Omega} = 539,88W$$

5 Simulationen der Betriebsmodi und Effizienzanalyse

Somit ist unter der Voraussetzung idealer Bauelemente nachgewiesen, dass eine permanente Versorgung des Motors mit diesem Betrieb möglich wird. Um dies unter noch realeren Bedingungen zeigen zu können, erfolgen einige Änderungen in der bisherigen Simulation: Aus Abbildung 5.15 ist ersichtlich, dass durch den Spannungsabfall über den ESR der Supercaps, die Lastspannung U_{Last} nicht auf 40 V ansteigt. Damit trotz der ESR eine maximale Lastspannung von den besagten 40 V erreicht wird, erfolgt eine Festlegung der Abschaltspannung des OVS auf 170 V. Die Spannungsfestigkeit der in Reihe geschalteten Supercaps beträgt 180 V. Der Lastwiderstand wird auf 3Ω reduziert, um eine höhere Leistung umzusetzen. Zusätzlich wird die Periodendauer von 2 s auf 500 ms reduziert, wodurch eine höhere mittlere Lastspannung erzielt wird.

Das Ergebnis dieser Änderungen ist in Abbildung 5.16 dargestellt.

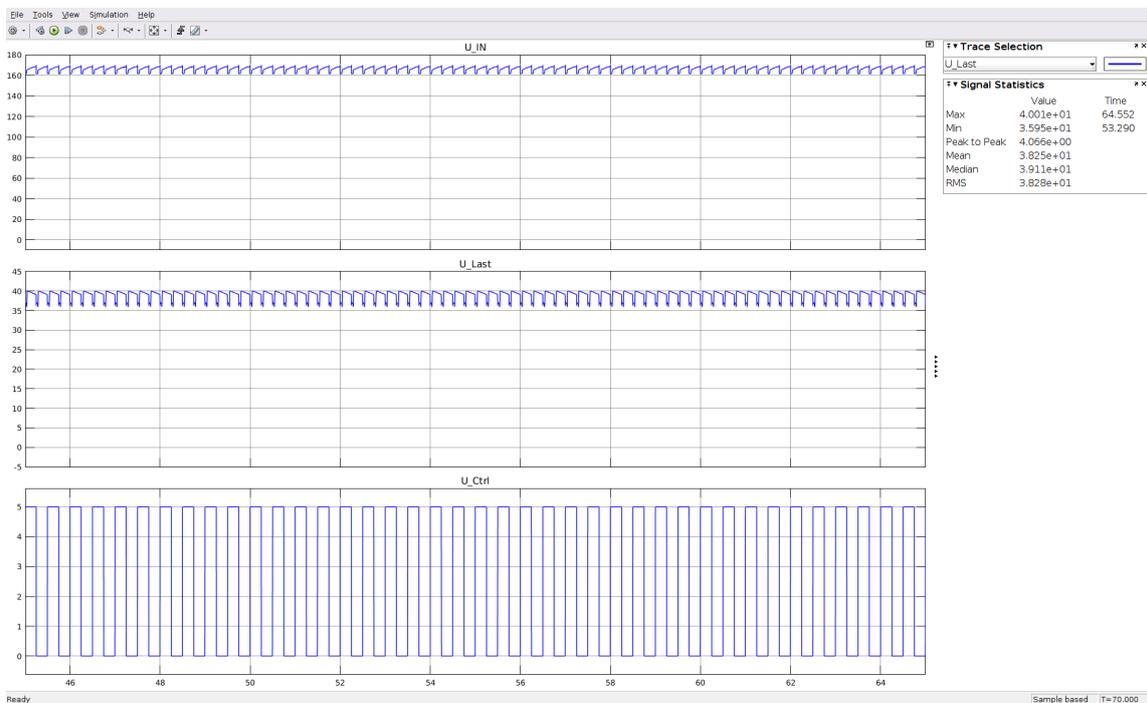


Abbildung 5.16: Simulationsergebnis von vier C-Blöcken pro C-Bank (optimiert)

Es ergibt sich eine mittlere Leistung von:

$$P_{4 \text{ Blöcke}} = \frac{U_{Last}^2}{R_L} = \frac{(38,25V)^2}{3\Omega} = 487,69W$$

5 Simulationen der Betriebsmodi und Effizienzanalyse

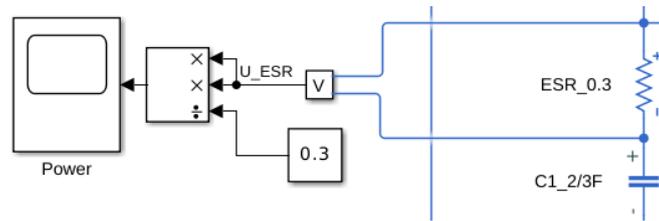


Abbildung 5.17: Ausschnitt des Schaltplans 5.14 mit Leistungsmessungs-Erweiterung

Um die Verlustleistung die in den Equivalent Series Resistance der Supercaps umgesetzt wird zu bestimmen, wurde der ESR des C-Blocks $C1_2/3F$ als externer Widerstand $ESR_0.3$ realisiert (siehe Abbildung 5.17). Der Spannungsabfall wurde mit dem dargestellten Konstrukt quadriert und durch den Wert des ESR eines C-Blocks dividiert. Dadurch kann die Leistung, welche im ESR des C-Blocks umgesetzt wird, angezeigt werden.

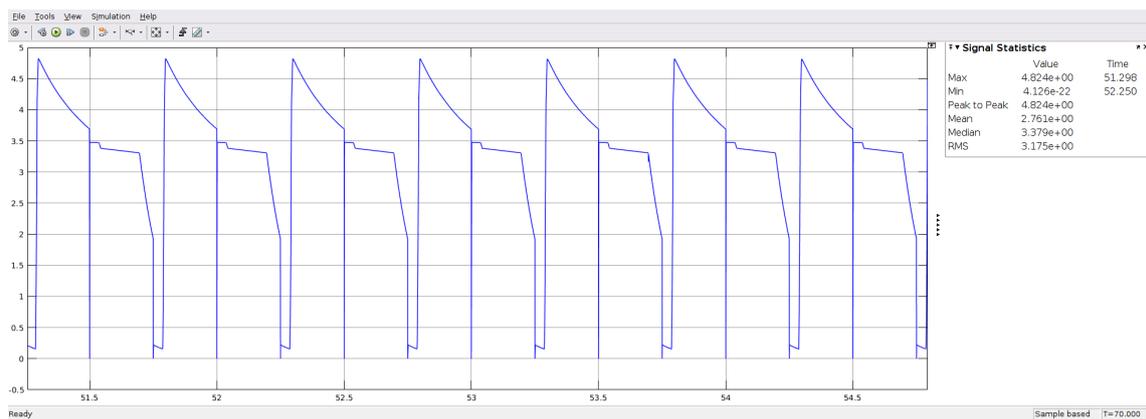


Abbildung 5.18: Simulation der Verlustleistung von einem C-Block

Ein Ausschnitt des Graphen ist in Abbildung 5.18 dargestellt. Es ergibt sich eine mittlere Verlustleistung von 2.761 W pro C-Block. Um die Gesamtverlustleistung der Supercaps beider C-Bänke zu erhalten, muss mit der Anzahl der C-Blöcke multipliziert werden:

$$P_{Verlust} = 8 \cdot 2,761W = 22,088W$$

Bei einer Nutzleistung von 487.69 W ergibt sich ein Wirkungsgrad von:

$$\eta = 1 - \frac{P_{Verlust}}{P_{Zu}} = 1 - \frac{22,088W}{487,69W + 22,088W} = 95,67\%$$

5.2.4 Zusammenfassende Ergebnisse

Abbildung 5.19 zeigt die maximale Leistungsabgabe in Abhängigkeit zur Anzahl der 40 V-C-Blöcke, unter der Annahme von idealisierten Supercaps. Bei einem Aufbau mit sechs C-Blöcken pro C-Bank ist es möglich, dem Punkt der Leistungsanpassung sehr nahe zu kommen. Ein Betrieb mit mehr als sechs C-Blöcken ist nicht sinnvoll, da mit Ladespannungen von größer 250 V wegen schlechter Leistungsanpassung keine besseren Ergebnisse erzielt werden können. Ebenfalls ist ein Kompromiss des benötigten Platzbedarfs in der Sonde und der Nutzleistung zu wählen. Aus diesem Grund wurde entschieden, den C-Bank-Switch-Betrieb mit vier C-Blöcken pro C-Bank zu realisieren.

Daraus resultiert eine Anzahl von 120 Supercaps und insgesamt elf Schalter.

C-Blöcke	2	3	4	5	6
$R_{\text{Last,min}}$ / Ω	4,69	3,45	2,89	2,61	2,50
P_{max} / W	332,61	452,10	540,38	597,46	623,32

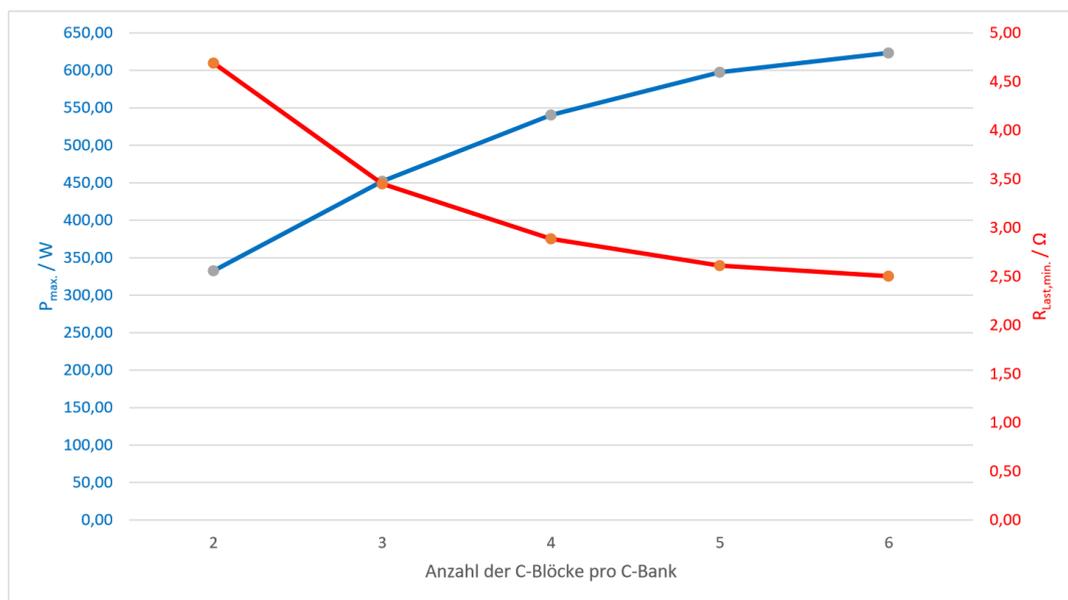


Abbildung 5.19: Leistungsuntersuchung des C-Bank-Switch-Betriebs

Die Simulation des dazu gehörigen 160 V-OVS ist im Anhang auf Seite 82 in Abbildung 8.7 dargestellt. Der Spannungsteiler wurde so berechnet, dass eine Abschaltung bei ca. 160 V entsteht. Die Hysterese der Kondensatorspannung U_C beträgt aufgrund der Änderung von R_9 in etwa 1.7 V.

5.3 Lückenhafter Betrieb

Wie in Kapitel 3.6 bereits beschrieben, wird dieser Betriebsmodi des CDC-Verfahrens notwendig, sobald eine permanente Versorgung nicht mehr möglich ist. Gründe hierfür können eine zu hohe benötigte Leistung oder ein zu langes Kabel sein.

Wird beispielsweise an die Version des C-Bank-Switch-Betriebs mit vier C-Blöcken pro C-Bank ein längeres Kabel angeschlossen, ist im Normalfall der Widerstand dieser Zuleitung ebenfalls größer. Dadurch ist es nicht mehr möglich die Supercaps einer C-Bank über diesen Kabelwiderstand schnell genug zu laden, während die andere C-Bank entladen wird. Die Entladung um ein ΔU erfolgt also schneller, als die Ladung um $4 \cdot \Delta U$. Als Folge würde sich eine niedrigere mittlere Spannung einstellen. Wie niedrig diese Spannung wird, hängt sowohl von der abgegebenen Leistung als auch von der Höhe des Kabelwiderstands ab.

Um diesen Spannungseinbruch zu verhindern, erfolgt eine Modifikation des C-Bank-Switch-Betriebs durch die Umprogrammierung der Schalter. Der entstehende Betriebsmodi ist der lückenhafte Betrieb. Die Leistung kann also nur noch eine entsprechend kürzere Zeit bereitgestellt werden, bevor eine Unterbrechung zur Last für die Aufladung erfolgen muss.

Werden für den lückenhaften Betrieb aus Kompatibilität ebenfalls zwei C-Bänke vorgesehen, ist eine Umschaltung nach der Entladung der ersten C-Bank um ein tolerierbares ΔU auf die zweite C-Bank denkbar. Dadurch könnte die Zeit der Entladung bei gleicher Belastung verdoppelt werden.

Es folgt ein kurzes Rechenbeispiel der möglichen Zeitdauer der Versorgung unter der Annahme von idealisierten Bauelementen:

Hierzu wird ein ΔU von 5 V zugelassen, wodurch unter Annahme der Vereinfachung zur Mittelwertbildung eine mittlere Spannung von 37.5 V erzielt wird. Die Version mit vier C-Blöcken pro C-Bank wird mit der Nennleistung des Motors von 480 W belastet. Daraus resultiert ein äquivalenter Lastwiderstand von:

$$R_{Last} = \frac{(37,5V)^2}{480W} = 2,93\Omega$$

Mit Formel 5.12 kann die Dauer der Entladung einer C-Bank berechnet werden:

5 Simulationen der Betriebsmodi und Effizienzanalyse

$$t_{entlade} = -2,93\Omega \cdot 4 \cdot 0,667F \cdot \ln \frac{35}{40} = 1,04s$$

Mit zwei C-Bänken ist also eine Betriebsdauer von 2.08 s möglich. Danach muss der Betrieb um die Zeitdauer der Ladung pausiert werden. Diese beträgt unter der Annahme eines Kabelwiderstands von 150Ω für eine C-Bank:

$$t_{lade} = -150\Omega \cdot \frac{0,667F}{4} \cdot \ln \frac{160V - 500V}{140V - 500V} = 1,43s$$

Daraus resultiert, dass mit dieser Konfiguration entweder

- eine Versorgung des Motors über 2.08 s mit einer danach folgenden Pause von 2.86 s, bevor erneut eine Versorgung über 2.08 s möglich ist, realisiert werden kann, oder
- einmal zu Beginn eine Versorgung über 2.08 s realisiert wird, aber während der Entladung der zweiten C-Bank die Erste bereits wieder geladen wird. Unter dieser Voraussetzung wären jeweils, zwischen einer Versorgung über 1.04 s, Pausen von $1,43s - 1,04s = 390ms$ nötig.

6 Schaltungsrealisierung der Sondenversorgung

6.1 15 V-Direkt-Betrieb

In Kapitel 5.1.1 erfolgte eine ausführliche Beschreibung der Beschaltung der OVS-Platine, weswegen hier nicht nochmals genauer darauf eingegangen werden muss. Als P-Kanal MOSFET werden nicht die ursprünglich geplanten *IXX50P40P* genutzt, sondern der nächst größere MOSFET-Typ *IXX60P32P*, da dieser eine höhere Spannungsfestigkeit von 600 V aufweist (Siehe: [12]). Diese Änderung ist bereits im Schaltplan des OVS auf Seite 27 eingetragen.

Bei der Realisierung dieses Betriebsmodus wird lediglich die OVS-Platine und der C-Block benötigt. Dieser wurde aufgrund des einfachen Aufbaus, bestehend aus sechs in Reihe geschalteten 20 F-Supercaps, auf einer Lochrasterplatine realisiert. Eine Aufnahme des Aufbaus zeigt Abbildung 6.1.

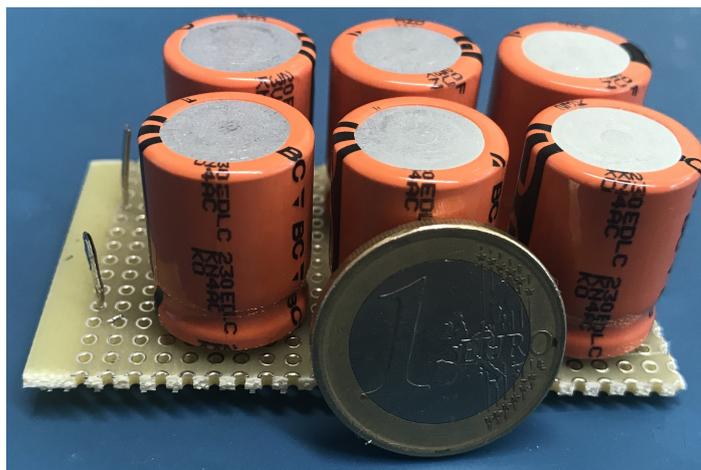


Abbildung 6.1: Aufbau des C-Blocks des 15 V-Direkt-Betriebs

Inbetriebnahme und Messergebnisse

Bei folgend dokumentierten Tests wurde die Z-Diode (siehe Schaltplan OVS Seite 27) über ein externes Netzteil versorgt und das Depletion-Mode MOSFET abgeschaltet. Dadurch wurden die darin entstandenen Verluste nicht mit berücksichtigt.

Die Versorgung des 15 V-Direkt-Betriebs erfolgt mit einer Spannung von 300 V über das 3.5 km lange Testkabel. Um den Stromverlauf der Spannungsquelle auf dem Oszilloskop darstellen zu können, wurde ein Shunt mit einem Widerstandswert von 1 Ω in die Zuleitung eingebaut. Der Spannungsabfall über diesem wurde mittels einer Differenzmessung mit zwei Oszilloskop-Eingängen ermittelt und entspricht im Zahlenwert, durch den 1 Ω -Widerstand, genau dem durch ihn fließenden Strom. Der Ausgang des Direkt-Betriebs wurde mit einem Widerstand von 23.6 Ω belastet.

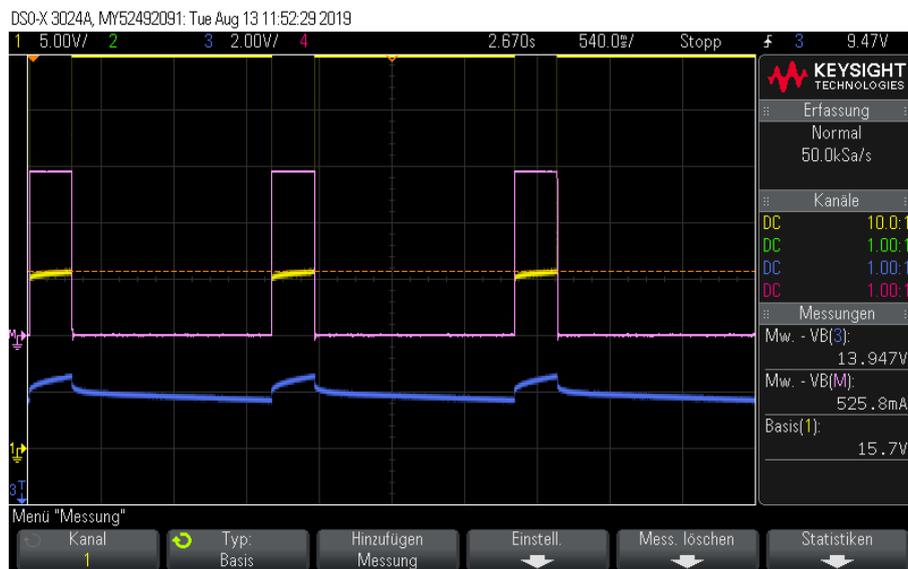


Abbildung 6.2: Oszilloskop-Aufnahme des 15 V-Direkt-Betriebs

Unter den zuvor beschriebenen Voraussetzungen konnte die in Abbildung 6.2 dargestellte Messung aufgenommen werden.

Mit einer Funktion des Oszilloskops wurde der Mittelwert der Ausgangsspannung auf 13.947 V bestimmt (blaue Kurve). Die Eingangsspannung beträgt während der OVS leitend ist im Mittel 15.7 V (gelbe Kurve). Sperrt dieser, beträgt sie 300 V. Der Stromfluss der Differenzmessung beträgt während der leitenden Phasen des OVS ca. 3 A und während der sperrenden Phasen Null. Im dargestellten Bereich der Aufnahme 6.2 sind genau drei Ladungen und Entladungen um den Wert der Hysterese gezeigt. Der mittlere Stromfluss

6 Schaltungsrealisierung der Sondenversorgung

über diesen Zeitraum beträgt 525.8 mA. Multipliziert man nun die Eingangsspannung bei leitendem OVS mit dem im Mittel fließenden Strom, kann die zugeführte Leistung über diese drei Perioden berechnet werden:

$$P_{Zu} = U \cdot I = 15,7V \cdot 525,8mA = 8,255W$$

Die in der Last umgesetzte Leistung wird mittels der über ihr anliegenden mittleren Spannung und des Widerstandswert berechnet:

$$P_{Last} = \frac{U^2}{R} = \frac{(13,947V)^2}{23,6\Omega} = 8,242W$$

Aus diesen Messergebnissen resultiert eine Verlustleistung von $8,255W - 8,242W = 13mW$. Es ergibt sich der Wirkungsgrad zu:

$$\eta = \frac{P_{Last}}{P_{Zu}} = \frac{8,242W}{8,255W} = 99,84\%$$

Dieser Wert kann aufgrund des Messaufbaus relativ große Toleranzen aufweisen und kann nur als Bestätigung einer sehr geringen Verlustleistung dienen.

6.2 40 V-Direkt-Betrieb

Der 40 V-Direkt-Betrieb für die Versorgung des Heizdrahts besteht ebenfalls aus einer OVS-Platine und einem C-Block. Jedoch wäre für diese Versorgung eine vereinfachte OVS-Platine sinnvoller, da kein automatischer Start-Up benötigt wird. Die Versorgung der HiTES-Elektronik mit dem 15 V-Direktbetrieb kann die benötigten Spannungen mittels kleiner DCDC-Wandler bereitstellen.

Aus diesen Gründen werden folgende Bauelemente der Platine nicht bestückt: $Q3$, $R4$, $R5$ und $D2$. Die Diode $D3$ wird durch eine Brücke ersetzt und der Spannungsinverter $LTC3261$ ebenfalls überbrückt. Es wird jetzt eine externe Spannung von -10 V an Pin zwei von $P3$ angelegt (siehe Schaltplan Seite 27). Eine Beschreibung der Änderung in der Beschaltung des Schmitt-Triggers erfolgte in Kapitel 5.1.2.

Der C-Block besteht beim 40 V-Direkt-Betrieb aus 15 in Reihe geschalteten 10 F-Supercaps. Diese wurden wie schon der 15 V-Direkt-Betrieb auf einer Lochrasterplatine realisiert, welche Abbildung 6.3 zeigt.

6 Schaltungsrealisierung der Sondenversorgung



Abbildung 6.3: Aufbau des C-Blocks des 40 V-Direkt-Betriebs

Bei der Auswahl der Supercaps wurde ebenfalls auf die maximale Einbauhöhe im Sonden Dewar geachtet. In Abbildung 6.4 erfolgt eine grafische Darstellung der Lage und Anordnung der 10 F-Supercaps. Der kreisförmige Aufbau des Dewars verhindert es mehr als drei Supercaps nebeneinander zu platzieren.

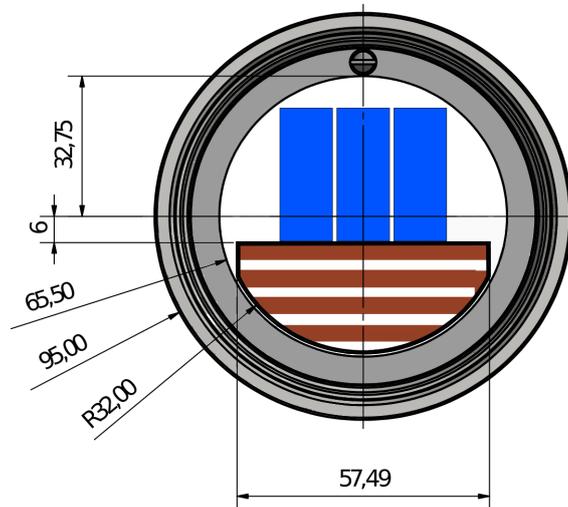


Abbildung 6.4: Querschnitt des Dewars mit den 10 F-Supercaps (blau dargestellt)

Eine reale Effizienzbewertung des 40 V-Direkt-Betriebs wurde aufgrund der Ähnlichkeit zur 15 V-Version nicht durchgeführt. Bei einem kurzen Funktionstest wurden die Schaltspannungen gemessen, welche bei der Abschaltung 40.1 V beträgt. Ein erneutes Zuschalten der Versorgungsspannung durch den OVS erfolgt nach einer Entladung auf 38.5 V.

6.3 C-Bank-Switch-Betrieb

6.3.1 Schaltungsbeschreibung

Abbildung 6.5 zeigt eine Übersicht der für den C-Bank-Switch-Betrieb mit jeweils vier C-Blöcken benötigten Schalter und deren Namensgebung. Die Beschaltung des für diesen Betriebsmodus benötigten OVS zeigt Abbildung 8.7. Dieser wurde ebenfalls unter Berücksichtigung der in Kapitel 6.2 beschriebenen Änderungen bestückt.

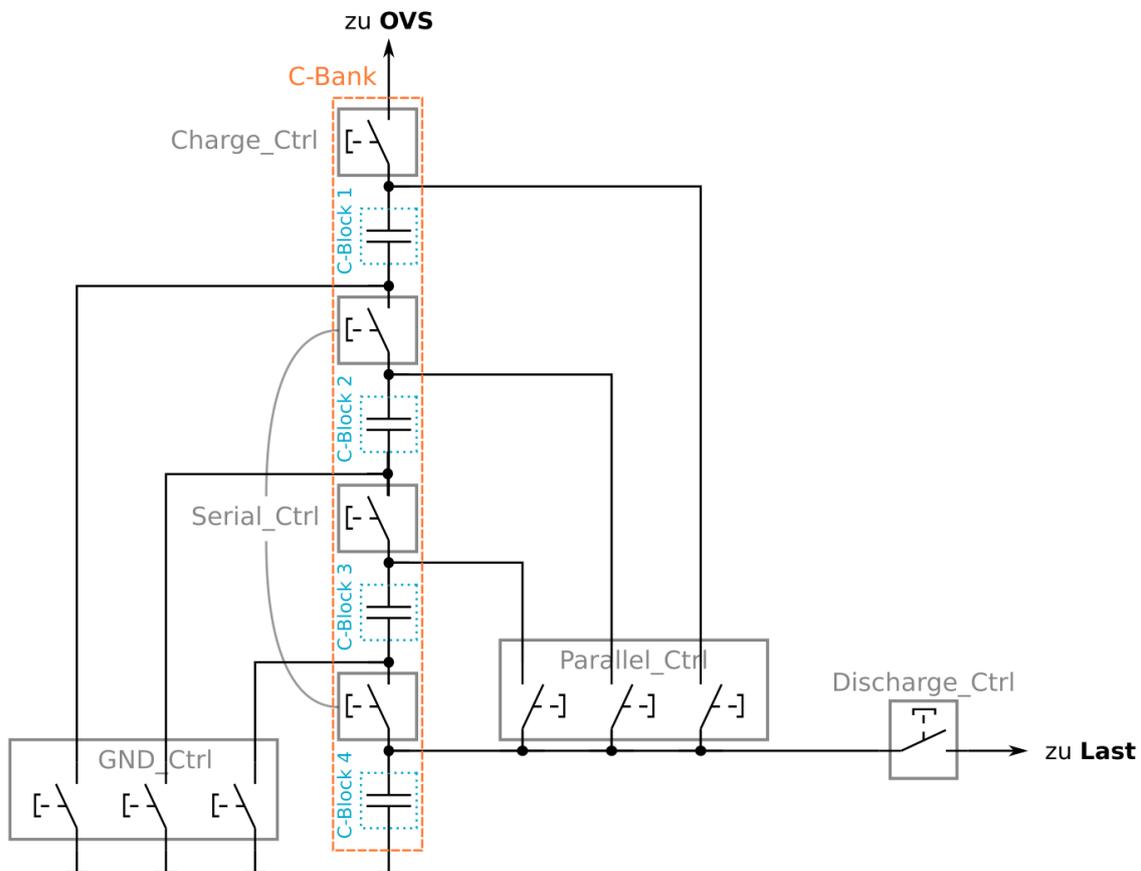


Abbildung 6.5: Schalter-Positionen einer vierer C-Bank-Switch-Platine

Der Schaltplan einer C-Bank dieses Betriebsmodus ist auf Seite 64 hinterlegt. Die Kondensatoren $C1$ bis $C60$ repräsentieren die Supercaps und sind nach der Anforderung in jeweils vier C-Blöcke mit je 15 Supercaps unterteilt. Die für die Ansteuerung notwendigen Schalter sind entsprechend ihrer Funktion gruppiert und es erfolgte dieselbe Namensgebung wie bereits in Abbildung 6.5.

6 Schaltungsrealisierung der Sondenversorgung

Die **Charge_Ctrl** entspricht, bis zum Transistor $Q2$, dem Aufbau des schaltenden Teils des OVS. Lediglich der Typ von $Q1$ unterscheidet sich. Hier wird aufgrund des niedrigeren, maximalen Spannungsabfalls der 500 V beständige MOSFET $IXTX40P50P$ benutzt. Dieser bietet zusätzlich einen geringeren $R_{DS(on)}$ von 230 m Ω statt den 350 m Ω des 600 V Typs $IXTX32P60P$. Der zusätzliche Transistor $Q15$ dient dazu, dass die Ansteuerung direkt mit einem Mikrocontroller erfolgen kann.

Der komplexere Aufbau für den **Discharge_Ctrl** erklärt sich folgendermaßen:

Der Schaltplan zeigt lediglich eine C-Bank. Für den C-Bank-Switch-Betrieb sind zwei C-Bänke erforderlich, die abwechselnd geladen bzw. entladen werden. Daraus wird klar, dass die beiden C-Bänke sowohl am Eingang ($P1$) als auch am Ausgang ($P2$) verbunden werden müssen. Es ist aber überaus wichtig, dass die entladende C-Bank nicht die gerade Ladende mitversorgt. Würde nun der Aufbau des last-trennenden Schalters (**Discharge_Ctrl**) mit nur einem MOSFET erfolgen, würde die interne Diode dieses MOSFETs einen Stromfluss von der entladenden C-Bank zum untersten C-Block (C_Block4) zulassen und diesen zusätzlich aufladen. Im weiteren Betrieb würde beim Aufladen dieser C-Block dann durch Überladung zerstört werden.

Um dieses Problem zu lösen, werden zwei P-Kanal MOSFETs Anti-Seriell geschaltet. Dadurch wird ein vom Ausgang zum untersten C-Block fließender Strom verhindert. Ebenfalls denkbar und auch von einfacherem Aufbau wäre eine Diode, welche dieselbe Funktion erfüllt. Jedoch wäre die entstehende Verlustleistung durch diese höher.

Die Beiden parallel zu $Q3$ und $Q4$ geschalteten MOSFETs sind optional und können zur Verringerung der Verlustleistung durch die $R_{DS(on)}$ bestückt werden.

Der IC $BTS6163$ ist ein „Highside Power Switch“ mit dem es laut Datenblatt (Siehe: [14]) möglich ist Spannungen bis zu 62 V zu schalten. Um trotzdem die Reihenschaltung, genannt **Serial_Ctrl**, der Supercaps mit diesem IC zu ermöglichen, wird die Referenzspannung nicht auf Masse, sondern auf die im Schaltplan C_BlockX_GND genannte Seite der C-Blöcke gelegt. Somit fallen im Normalbetrieb maximal 40 V an diesen Schaltern ab. Der IC schaltet zwischen den Anschlüssen VBB und OUT durch, sobald die interne Konstantstromquelle eine Verbindung des IN -Anschlusses gegen Masse, bzw. in diesem Fall gegen die „Unterseite“ des nächsten C-Blocks erhält. Um eine einfachere Ansteuerung zu ermöglichen erfolgt diese Verbindungsherstellung für die seriellen Schalter zwischen C_Block1_GND und C_Block2 und C_Block2_GND und C_Block3 mit-

6 Schaltungsrealisierung der Sondenversorgung

tels Optokoppler. Die Verbindung von C_Block3_GND zu C_Block4 kann aufgrund des maximalen Spannungsabfalls von 40 V gegen Masse mit einem einfachen Transistors erfolgen. Somit ist hier kein Optokoppler nötig.

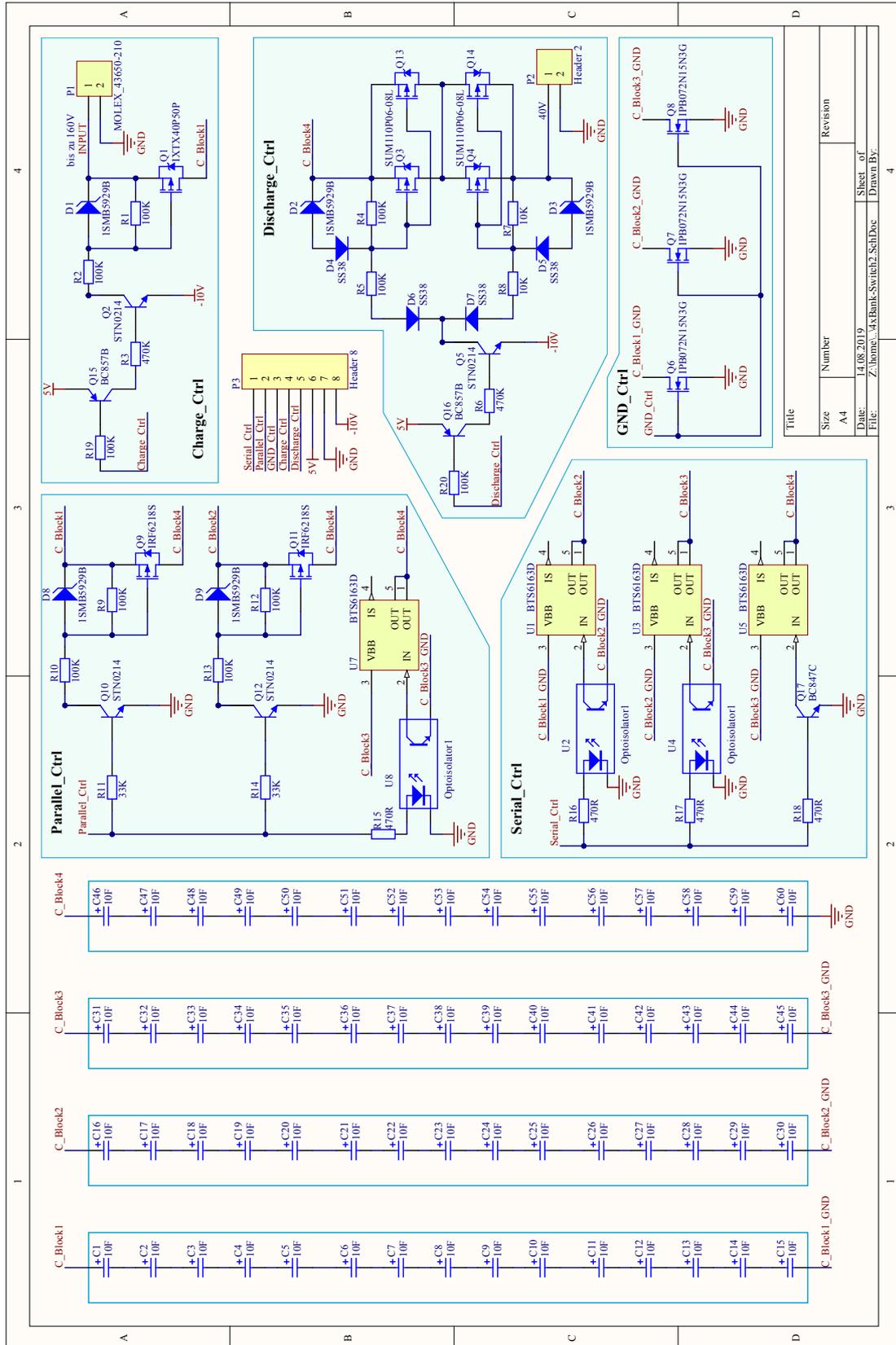
Die Gruppierungen **Parallel_Ctrl** und **GND_Ctrl** werden beide zur Parallelschaltung der C-Blöcke benötigt. Die Schalter des **GND_Ctrl** übernehmen hierbei, wie der Name bereits sagt, die Herstellung der Verbindung der C_BlockX_GND gegen die Schaltungsmasse. Für diese Anwendung genügen einfache N-Kanal MOSFETs.

Die Ausführung der eigentlichen Parallelschaltung der Blöcke erfolgt wiederum mittels P-Kanal MOSFETs mit ähnlicher Ansteuerung wie bereits aus dem Schaltplan des OVS (siehe Seite 27) bekannt. Es konnten jedoch MOSFETs mit geringerem $R_{DS(on)}$ gewählt werden, da hier eine geringere Spannungsfestigkeit benötigt wird. Lediglich die Verbindung von C_Block3 zu C_Block4 , bzw. zur Parallelschaltung kann erneut mit dem IC *BTS6163* erfolgen, da hier ebenfalls wieder nur mit Spannungen von bis zu 40 V gerechnet werden muss.

Die Ansteuerung der Gruppierungen **Parallel_Ctrl**, **GND_Ctrl** und **Serial_Ctrl** kann mit positiver Logik erfolgen, während sie bei der **Charge_Ctrl** und der **Discharge_Ctrl** invertierend erfolgen muss.

Das zum Schaltplan des C-Bank-Switch-Betriebs mit jeweils vier C-Blöcken gehörende Layout ist in Abbildung 8.8 im Anhang auf Seite 83 hinterlegt. Beim Layoutentwurf wurde auch hier auf die Mindestkriechstrecken geachtet und die Leiterbahnbreite wurde den fließenden Strömen angepasst. Die Platinen wurde mit einer Kupferstärke von $105\ \mu\text{m}$ gefertigt.

6 Schaltungsrealisierung der Sondenversorgung



6.3.2 Inbetriebnahme der C-Bänke

Um die Schaltung zu testen ist ein Programm zur Ansteuerung der C-Bänke und der internen C-Blöcke nötig. Für einen erste Funktionskontrolle werden die C-Bänke nacheinander mit dem im Codeblock 8.1 angehängten Programm getestet. Es handelt sich hierbei um ein Programm für einen Arduino Uno. Außerdem wird die jeweils getestete C-Bank nicht mit beispielsweise 300 V und dem 160 V-OVS betrieben, sondern mittels einer direkten Einspeisung von 40 V. Damit ist eine Überladung der C-Blöcke, die laut Formel 5.10 eine Spannungsfestigkeit von 45 V besitzen, ausgeschlossen.

Während dieser Tests viel auf, dass zusätzliche Dioden benötigt werden. Diese wurden bei der Erstellung des Layouts nicht berücksichtigt. Die Fehlfunktion war, dass sobald die Parallelschaltung erfolgen sollte und die Schalter des **GND_Ctrl** betätigt wurden, der Strom aus den C-Blöcken *C_Block2*, *C_Block3* und *C_Block4* direkt gegen Masse abfloss. Dies lag an den internen „Inversdioden“ der N-Kanal MOSFETs in den *BTS6163D*. Um das Problem zu beheben musste das Layout um die in Abbildung 6.6 dargestellten drei Dioden *D10*, *D12* und *D11* erweitert werden.

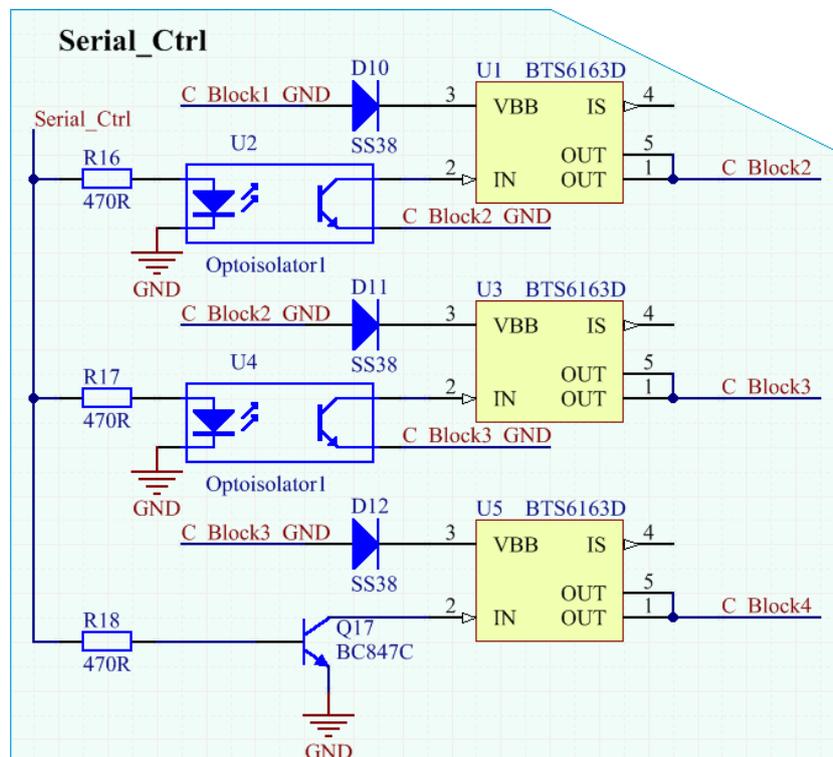


Abbildung 6.6: Erweiterung des Schaltplans zur Problembehebung

6 Schaltungsrealisierung der Sondenversorgung

Nach erneuten Tests konnte die generelle Funktion jeder C-Bank einzeln nachgewiesen werden.

Im nächsten Schritt folgte die Parallelschaltung der beiden C-Bänke. Hierzu wurde das im Codeblock 8.1 gezeigte Programm für den Arduino erweitert und es entstand das für jegliche weitere Versuche genutzte Programm in Codeblock 8.2. Außerdem wurde die Eingangsspannung U_{IN} der beiden Bänke auf 100 V erhöht.

Abbildung 6.7 zeigt die Ein- (gelb) und Ausgangsspannung (grün) beim Umschaltung der C-Bänke. Es war hierbei eine C-Bank bereits auf die angelegten 100 V aufgeladen und die Andere wurde ab ca. 70 V aufgeladen. Eine Belastung am Ausgang erfolgte zu diesem Zeitpunkt noch nicht. Es ist deutlich die Umwandlung der z.B. 100 V beim Laden in 25 V beim Entladen zu erkennen.

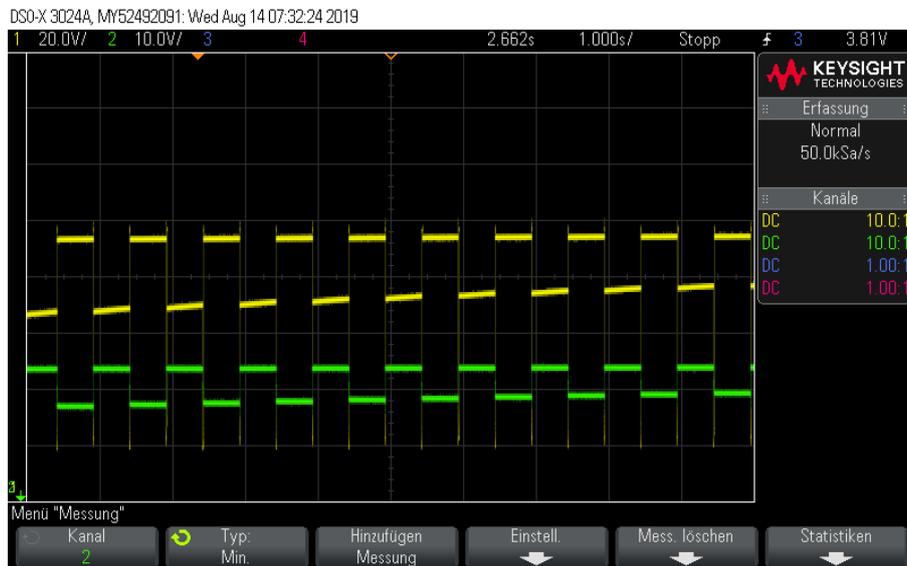


Abbildung 6.7: Aufnahme des C-Bank-Switch-Betriebs ($U_{IN} = 100V$ und $R_{Last} = \infty$)

Bei der nächsten Messung wurde die Eingangsspannung U_{IN} auf 160 V erhöht und der Ausgang mit einem 25Ω -Widerstand belastet. Aus der Aufnahme 6.8 a) wurde optisch die durchschnittliche an der Last anliegende Spannung ermittelt und erhielt $U_{Last} \approx 26V$. Damit lässt sich die am Lastwiderstand umgesetzte Leistung berechnen:

$$P_{Last} = \frac{U_{Last}^2}{R_{Last}} = \frac{(26V)^2}{25\Omega} = 27,0W$$

6 Schaltungsrealisierung der Sondenversorgung



Abbildung 6.8: Aufnahmen des C-Bank-Switch-Betriebs ($U_{IN} = 160V$ und $R_{Last} = 25\Omega$)

Die ermittelte Leistung gilt jedoch nur für den dargestellten Zeitbereich. Es ist deutlich zu sehen, dass die Ladespannung und somit auch die Lastspannung noch weiter ansteigen und sich somit die im Widerstand umgesetzte Leistung auf einen höheren Wert einstellen würde.

Abbildung 6.8 b) zeigt die ziemlich konstanten Verhältnisse. Die Ladespannung beider C-Bänke beträgt dabei im Mittel ca. 125 V. Die Lastspannung ergibt sich also rechnerisch wie auch optisch zu ca. 31 V. Die dabei umgesetzte Leistung beträgt:

$$P_{Last} = \frac{U_{Last}^2}{R_{Last}} = \frac{(31V)^2}{25\Omega} = 38,4W$$

6.3.3 Test des lückenhaften Betriebs

Aufgrund einer Fehlfunktion der 160 V-OVS-Platine wurde zunächst der lückenhafte Betrieb ohne erneutes Nachladen getestet. Der Fehler im OVS bestand darin, dass die Unterbrechung der Versorgungsspannung von der angelegten Spannung abhängig war. Wurde diese im laufenden Betrieb erhöht, stieg ebenfalls die Spannung der C-Bank über die Abschaltchwelle an. Zunächst wurde als Grund hierfür vermutet, dass der Transistor $Q2$ nicht komplett sperrt und somit der P-Kanal MOSFET $IXTX32P60P$ weiter leitet. Um einen Belastungstest ohne den OVS durchführen zu können, wurden zunächst beide Bänke auf etwa 160 V aufgeladen und dann Beide parallel auf einen 4Ω -Hochleistungswiderstand geschaltet. Durch die interne Parallelschaltung der C-Blöcke ergibt sich eine Lastspannung von ca. 40 V. Die bei der Entladung entstandene Kurve zeigt Abbildung 6.9. Der Spannungseinbruch zu Beginn ist durch die ESR der Supercaps geschuldet.

6 Schaltungsrealisierung der Sondenversorgung

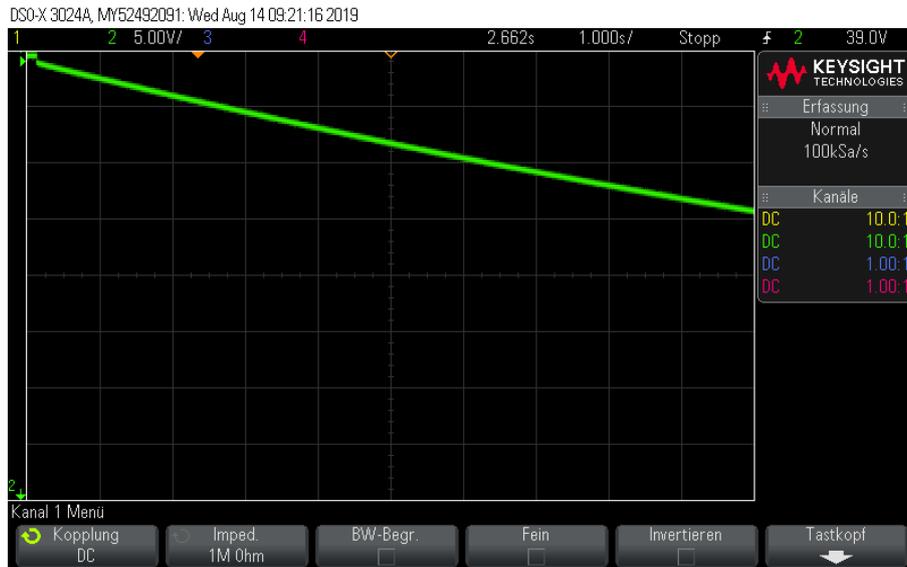


Abbildung 6.9: Aufnahme des lückenhaften Betriebs ($U_{Ser.} = 160V$ und $R_{Last} = 4\Omega$)

Eine für den Motor tolerierbare Mindestspannung ist nach ersten Abschätzungen ca. 35 V. Diese Annahme muss jedoch, sobald dies durch den Fortschritt des mechanischen Aufbaus des Probennehmers möglich ist, getestet und belegt werden. Berechnet man die Entladezeit von 40 V auf 35 V erhält man nach Formel 5.12:

$$t_{entlade} = -R_{Last} \cdot C_{Par.} \cdot \ln \frac{U_{Par.,min.}}{U_{Par.,max.}} = -4\Omega \cdot 8 \cdot \frac{2}{3} F \cdot \ln \frac{35V}{40V} = 2,85s$$

Aus Abbildung 6.9 kann eine Dauer der Entladung auf 35 V von ca. 2.5 s abgelesen werden. Der Unterschied zur berechneten Zeit liegt vor allem an den nicht in der Formel berücksichtigten ESR der Supercaps.

Es kann nun noch die mittlere umgesetzte Leistung im Zeitraum bis zur Entladung auf 35 V wie folgt berechnet werden:

$$P_{Last} = \frac{U_{Last}^2}{R_{Last}} = \frac{(37,5V)^2}{4\Omega} = 351,56W$$

Wird der Zeitraum entsprechend kürzer gewählt, kann aufgrund der höheren mittleren Lastspannung eine größere Leistung berechnet werden.

6.3.4 Detaillierte Untersuchung der Unterbrechung des OVS

Entgegen der zuerst getroffenen Annahme war es möglich, die Fehlfunktion des OVS noch in der Bearbeitungszeit der Bachelorarbeit zu beheben. Hierzu wurde im Direkt-Betrieb ein Kondensator mit einer Kapazität von $4.7\ \mu\text{F}$ und einer Spannungsfestigkeit von 350 V mit dem Ausgang der OVS-Platine verbunden und eine Spannung von 200 V über das Testkabel eingespeist. Abbildung 6.10 zeigt die Oszilloskop-Aufnahme zum Schaltzeitpunkt des OVS. Die blaue Kurve stellt dabei den Verlauf der Ausgangsspannung des Schmitt-Triggers, die Gelbe die Spannung über dem verwendeten Testkondensator und die grüne Kurve den Spannungsverlauf am Kollektor des NPN-Transistors $Q2$ dar (siehe Schaltplan Seite 27).

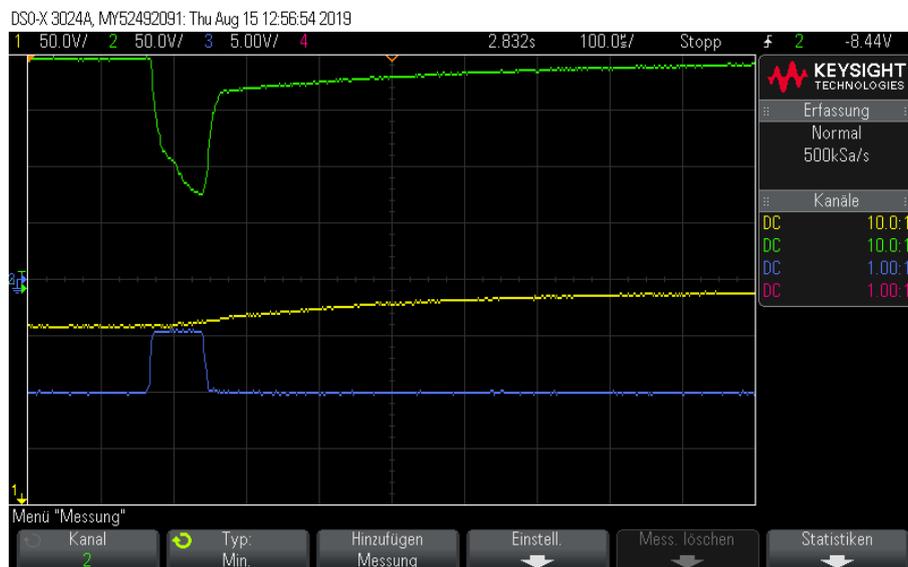


Abbildung 6.10: Aufnahme des Fehlverhaltens der 160 V-OVS-Platine

Die Aufnahme zeigt eine deutliche Verzögerung bevor die Spannung am Kollektor von $Q2$ (grün) wieder auf 200 V ansteigt, obwohl dieser laut der Ausgangsspannung des Schmitt-Triggers bereits sperren sollte. Dadurch unterbricht der P-Kanal MOSFET $IXTX32P60P$ den Stromfluss in den Kondensator nicht in tolerierbarer Zeit und dieser lädt sich auf eine höhere Spannung als gewollt auf.

Der Grund für die nicht sofortige Unterbrechung ist die Gate-Kapazität von $Q1$, die über $R1$ nicht schnell genug geladen werden kann.

Deshalb wurde der Widerstandswert von $R1$ auf $10\ \text{k}\Omega$ reduziert. Nach erneuter Messung

6 Schaltungsrealisierung der Sondenversorgung

entstand Abbildung 6.11. Durch die Verminderung des Widerstandswerts ist deutlich zu sehen, dass die Ladung der Gate-Kapazität von $Q1$ schneller erfolgt und damit auch die Unterbrechung des Stromflusses.

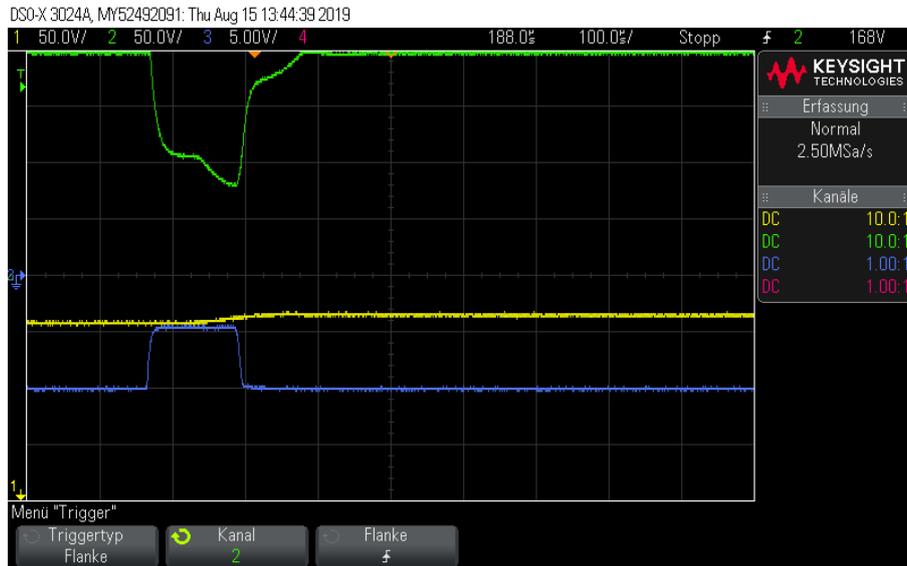


Abbildung 6.11: Aufnahme nach Korrektur der 160 V-OVS-Platine

6.3.5 Test des C-Bank-Switch-Betriebs

Nach dieser Änderung konnte ein erfolgreicher Funktionstest der 160 V-OVS-Platine mit nachgeschalteten C-Bänken durchgeführt werden. In Abbildung 6.12 sind die Verläufe der Eingangs- (gelb) und Ausgangsspannung (grün) bei einer Belastung des C-Bank-Switch-Betriebs mit dem 4Ω -Hochleistungswiderstand und einer über das 3.5 km lange Testkabel eingespeisten Spannung von 300 V dargestellt.

Dies ist bereits unter der Grenze des Normalbetriebs, da es nicht mehr möglich ist die Supercaps schnell genug über den Kabelwiderstand auf 160 V aufzuladen, und sich somit eine niedrigere mittlere Spannung einstellt. Abbildung 6.12 zeigt außerdem, dass geschuldet aus der zu hohen Belastung, keine Unterbrechung durch den OVS auftritt.

Wird die mittlere Ausgangsspannung aus dem Verlauf mit ca. 29 V abgelesen, kann die im Lastwiderstand umgesetzte Leistung bestimmt werden:

$$P_{Last} = \frac{U_{Last}^2}{R_{Last}} = \frac{(29V)^2}{4\Omega} = 210,25W$$

6 Schaltungsrealisierung der Sondenversorgung

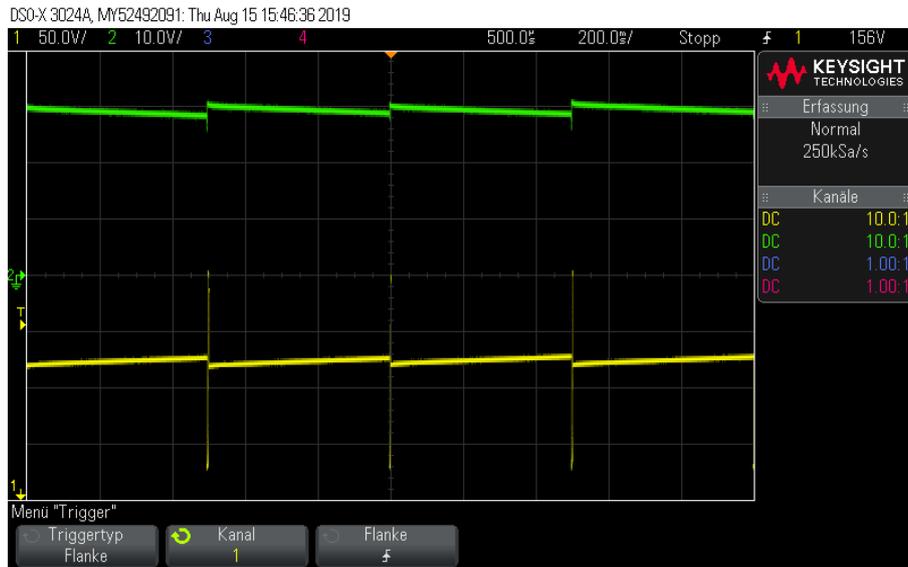


Abbildung 6.12: Aufnahme des C-Bank-Switch-Betriebs ($U_{IN} = 300V$ und $R_{Last} = 4\Omega$)

Das Anlegen einer höheren Eingangsspannung würde den Stromfluss in die Supercaps beim Laden steigern und somit zu einer höheren mittleren Lastspannung führen. Dies wurde, ebenso wie eine Effizienzanalyse des realisierten Betriebsmodus, aus Zeitgründen nicht näher verfolgt.

7 Fazit

Ziel dieser Arbeit war der Konzeptentwurf und die Realisierung verschiedener Möglichkeiten zur Versorgung der Elektronik einer Bohrlochsonde mittels Supercaps. Zuerst wurde ein Overvoltage-Shutoff entwickelt, der eine Unterbrechung des Stromflusses in die Supercaps bei einem vorgegebenen Spannungswert bewirkt. Dies war zwingend für jedes CDC-Verfahren notwendig, um eine Überladung der Supercaps zu verhindern.

Mithilfe von Simulationen wurde die Effektivität und die Realisierbarkeit von Entwürfen zur Versorgung der unterschiedlichen Verbraucher gezeigt: Hierzu zählen vor allem die Steuer- und Kommunikationselektronik, eine Heizung und der 480 W-Motor. Für die Steuerelektronik und den Heizdraht eignen sich die vorgestellten Direkt-Betriebe. Für den Motor wurde wegen der höheren Leistung der komplexere C-Bank-Switch-Betrieb realisiert.

Der 15 V- und 40 V-Direkt-Betrieb mit jeweiliger OVS-Platine konnte erfolgreich getestet werden. Ebenfalls war es möglich den realisierten C-Bank-Switch-Betrieb zu überprüfen, wobei ein Test bei maximaler Leistung nicht durchgeführt wurde. Auch der lückenhafte Betrieb konnte mit einigen Änderungen im Programm erprobt und eine Leistungsabgabe von ca. 350 W über eine Dauer von 2.5 s ermöglicht werden.

Insgesamt wurde gezeigt, dass die Versorgung des Probennehmers und auch des 480 W-Motors mit den CDC-Verfahren möglich ist und bereits in größten Teilen in der Praxis funktioniert.

Die Spannungsversorgung von Sonden mit DCDC-Wandlern bestehend aus Supercap-Bänken (CDC) ermöglichen einen hohen Wirkungsgrad und eignen sich daher durch die geringe Wärmeabgabe besonders für Realisierungen in einem Dewar. Die Parameter der elektronischen Bauteile wie ESR und U_{max} beim Supercap, oder $R_{DS(on)}$ bei den MOSFET-Schaltern, befinden sich noch in den Grenzbereichen für eine Realisierung. Werden im Falle einer Weiterentwicklung der Supercaps noch geringere ESR erreicht, führt dies unmittelbar zu noch höheren Wirkungsgraden.

Literatur

- [1] *3.0V 10F ULTRACAPACITOR CELL*. MAXWELL Technologies. URL: https://www.mouser.de/datasheet/2/257/3V_10F_datasheet-1535553.pdf [siehe S. 36].
- [2] DIPOL COMPANY. *Coaxial Cable (50 ohm): RF-5 [500m]*. Online. URL: https://www.dipolnet.com/dipol_company_m110.htm [siehe S. 16].
- [3] „Effiziente Nutzung geothermischer Energie“. In: *Jahresbericht 2015 / Institut für Angewandte Informatik*. Rainer Weidemann. URL: https://books.google.de/books?id=QZjPDAAAQBAJ&pg=PA25&lpg=PA25&dq=kit+wasserprobennehmer&source=bl&ots=SA4g47MBGv&sig=ACfU3U00uHF1edyEUo5MY9GpI2Way63khw&hl=de&sa=X&ved=2ahUKEwjYj5y58_niAhVDh1wKHejNBjMQ6AEwC3oECAkQAQ#v=onepage&q=kit%20wasserprobennehmer&f=false [siehe S. 2, 3].
- [4] *Electrical Double Layer Energy Storage Capacitors*. VISHAY. URL: <https://static6.arrow.com/aropdfconversion/b10bab9e72becb22c6984d59cee85109b2615bc4/230edlc-hvenycap.pdf> [siehe S. 31].
- [5] Gert HAGMANN. *Grundlagen der Elektrotechnik : das bewährte Lehrbuch für Studierende der Elektrotechnik und anderer technischer Studiengänge ab 1. Semester*. 16., durchges. und korrig. Aufl. Wiebelsheim: Aula-Verl., 2013. ISBN: 9783891047798. URL: <http://www.verlagsgemeinschaft.com/cms/shop/books/mathbooks/31501155.php> [siehe S. 9].
- [6] ITWISSEN.INFO. *SK (Superkondensator)*. Online. URL: <https://www.itwissen.info/Superkondensator-SK-super-capacitor-supercap.html> [siehe S. 10].
- [7] KIT-HOMEPAGE. *Daten und Fakten*. Online. URL: <https://www.kit.edu/kit/daten.php> [siehe S. 1].

Literatur

- [8] MIKROCONTROLLER.NET. *Mindestkriechstrecken bei Leiterplatten*. Online. URL: https://www.mikrocontroller.net/articles/Leiterbahnabst%C3%A4nde#Mindestkriechstrecken_bei_Leiterplatten [siehe S. 28].
- [9] MIKROCONTROLLER.NET. *Schmitt-Trigger*. Online. URL: <https://www.mikrocontroller.net/articles/Schmitt-Trigger> [siehe S. 12, 13].
- [10] „Online-Brückenkurs Physik“. In: MINT-Kolleg Baden-Württemberg, 2018. Kap. Kondensatoren. URL: <https://lx3.mint-kolleg.kit.edu/onlinekursphysik/html/1.3.3/xcontent2.html> [siehe S. 7].
- [11] Skript von PATRICK WAIBEL. *Signalverarbeitung I, Vorlesung an der Dualen Hochschule Baden-Württemberg, Karlsruhe*. 2018 [siehe S. 77, 78].
- [12] *Power MOSFET IXTX32P60P*. IXYS CORPORATION. 2008. URL: [http://ixapps.ixys.com/DataSheet/DS99990\(IXTK-TX32P60P\).pdf](http://ixapps.ixys.com/DataSheet/DS99990(IXTK-TX32P60P).pdf) [siehe S. 57].
- [13] *Power MOSFET IXTX40P50P*. IXYS CORPORATION. 2015. URL: https://www.littelfuse.com/~media/electronics/datasheets/discrete_mosfets/littelfuse_discrete_mosfets_p-channel_ixt_40p50p_datasheet.pdf [siehe S. 23].
- [14] *Smart Highside Power Switch - PROFET BTS 6163 D*. Infineon Technologies AG. 2007. URL: https://www.infineon.com/dgdl/Infineon-BTS6163D-DS-v01_00-EN.pdf?fileId=5546d4625a888733015aa3da01a1101e [siehe S. 62].
- [15] Leonhard STINY. „Feldeffekttransistoren“. In: *Aktive elektronische Bauelemente: Aufbau, Struktur, Wirkungsweise, Eigenschaften und praktischer Einsatz diskreter und integrierter Halbleiter-Bauteile*. Wiesbaden: Springer Fachmedien Wiesbaden, 2019, S. 337–419. ISBN: 978-3-658-24752-2. URL: https://doi.org/10.1007/978-3-658-24752-2_6 [siehe S. 14, 15].
- [16] Ingrid STOBER und Kurt BUCHER. *Geothermie*. Springer geology. Springer, 2012. ISBN: 3642243304; 9783642243301. URL: <http://www.gbv.de/dms/bs/toc/682828300.pdf> [siehe S. 2].
- [17] *STROMBOLI - Isolated DC-DC Converter Technology*. CISSOID. URL: <http://www.cisoid.com/high-temperature-electronics/dc-dc-converters/volcano-evk/stromboli-high-temperature-isolated-dc-dc-converter-technology/> [siehe S. 7].

Literatur

- [18] Skript von THOMAS PATZER. *Elektronik II, Vorlesung an der Dualen Hochschule Baden-Württemberg, Karlsruhe*. 2017 [siehe S. 11].
- [19] WEIDMÜLLER. *Bemessung der Luft- und Kriechstrecken elektrischer Betriebsmittel*. Online. 2014/2015. URL: https://www.weidmueller.de/bausteine.net/f/10440/CAT2_W_014-018_DE.pdf?fd=3 [siehe S. 79].
- [20] Friedrich WIEGEL. „Entwurf und Implementierung eines Phasenmodulationsverfahrens mit einem FPGA zur Realisierung der drahtgebundenen Kommunikation einer Bohrlochsonde“. Bachelorthesis. Duale Hochschule Baden-Württemberg Karlsruhe, 2013 [siehe S. 3].
- [21] WIKIPEDIA. *Leistungsanpassung*. Online. URL: <https://de.wikipedia.org/wiki/Leistungsanpassung> [siehe S. 17].
- [22] Richard ZAHORANSKY, Hrsg. *Energietechnik : Systeme zur konventionellen und erneuerbaren Energieumwandlung. Kompaktwissen für Studium und Beruf*. Wiesbaden, 2019. URL: <https://doi.org/10.1007/978-3-658-21847-8> [siehe S. 2].

8 Anhang

Herleitung: Kondensator-Ladevorgang mit Anfangswert

Dieses Kapitel soll die Herleitung der Formel 2.8 dokumentieren. Dabei handelt es sich um eine Aufladung eines Kondensators nach Abbildung 8.1, der bereits Ladung gespeichert hat, also eine Anfangsspannung U_1 besitzt. Der Schalter $S1$ wird zum Zeitpunkt $t = 0$ geschlossen. Es ist leicht erkennbar, dass sich der Kondensator für $t \rightarrow \infty$ auf die Spannung U_2 auflädt.

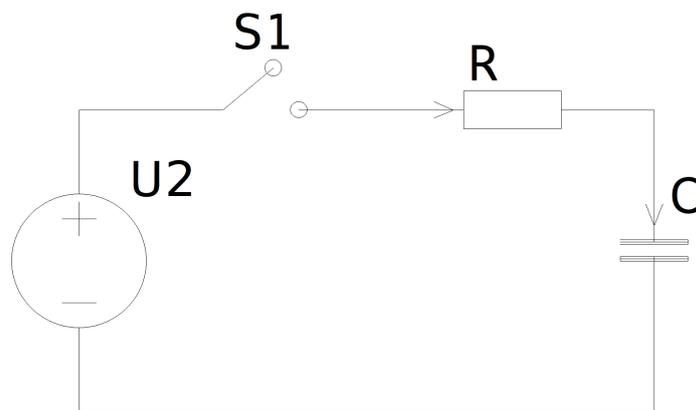


Abbildung 8.1: Schaltplan zur Aufladung eines Kondensators über einen Widerstand

Zunächst werden die im folgenden verwendeten Variablen eingeführt.

U_1 = Kondensatorspannung zum Zeitpunkt $t = 0$

U_2 = Quellenspannung

$u_C(t)$ = Kondensatorspannung zum Zeitpunkt t

$u_R(t)$ = Spannungsabfall über R zum Zeitpunkt t

$i(t)$ = Stromfluss durch die Reihenschaltung zum Zeitpunkt t

C = Kapazität des Kondensators

R = Wert des Ladewiderstands

8 Anhang

Nun werden die Maschen- und die Knotengleichung aufgestellt:

$$\begin{aligned}U_2 &= u_R(t) + u_C(t) \\i(t) &= i_C(t) = i_R(t)\end{aligned}$$

In Formel 8.1 ist die Abhängigkeit des Stromes durch einen Kondensator beschrieben.

$$i_C(t) = C \cdot \frac{du_C(t)}{dt} \quad (8.1)$$

Folgend werden diese Gegebenheiten zusammen mit dem ohmschen Gesetz kombiniert, sodass eine Differenzialgleichung (DGL) aufgestellt werden kann:

$$U_2 = R \cdot i_R(t) + u_C(t) \quad (8.2)$$

$$U_2 = R \cdot C \cdot \frac{du_C(t)}{dt} + u_C(t) \quad (8.3)$$

Die Anfangsbedingung für den Kondensator lautet: $u_C(0) = U_1$

Die Lösung der DGL 8.3 wird mittels der **4-Schritt-Methode** durchgeführt (Siehe: [11]):

1.) Berechnung der allgemeinen homogenen Lösung

Die homogene Lösung beschreibt das Systemverhalten, wenn der Eingang 0 ist, also $U_2 = 0$ gilt. Zur Lösung der DGL wird die Exponentialfunktion $u_{C,h}(t) = U_h \cdot e^{\lambda t}$ angesetzt.

$$0 = R \cdot C \cdot \frac{du_{C,h}(t)}{dt} + u_{C,h}(t)$$

Mit $U_h \neq 0$ ergibt sich:

$$0 = R \cdot C \cdot \lambda \cdot U_h \cdot e^{\lambda t} + U_h \cdot e^{\lambda t}$$

$$0 = R \cdot C \cdot \lambda + 1$$

$$\lambda = -\frac{1}{R \cdot C}$$

Damit ergibt sich die Lösung der homogenen DGL zu:

$$u_{C,h}(t) = U_h \cdot e^{-\frac{t}{R \cdot C}} \quad (8.4)$$

Die Konstante U_h ist zunächst unbekannt, wird aber später über die Anfangsbedingung bestimmt.

8 Anhang

2.) Berechnung einer partikulären Lösung

Hierbei wird von einem Eingangssignal $U_2 \neq 0$ ausgegangen. Eine partikuläre Lösung kann auf verschiedene Arten bestimmt werden, es wird hier der Lösungsansatz über das Eingangssignal gewählt.

Es gilt: Bei konstantem Eingangssignal folgt ebenfalls ein konstantes Ausgangssignal $u_{C,p} = U_{C0}$ für $t \geq 0$ (Siehe: [11]).

$$U_2 = R \cdot C \cdot \frac{du_{C,p}(t)}{dt} + u_{C,p}(t) \quad (8.5)$$

$$U_2 = R \cdot C \cdot \frac{dU_{C0}}{dt} + U_{C0} \quad (8.6)$$

$$U_2 = R \cdot C \cdot 0 + U_{C0} \quad (8.7)$$

$$U_2 = U_{C0} = u_{C,p}(t) \quad (8.8)$$

3.) Superposition von homogener und partikulärer Lösung

Sind homogene 8.4 und partikuläre Lösung 8.8 bekannt, ergibt sich als allgemeine Lösung der DGL:

$$u_C(t) = u_{C,h}(t) + u_{C,p}(t)$$

$$u_C(t) = U_h \cdot e^{-\frac{t}{R \cdot C}} + U_2$$

4.) Bestimmung der Konstanten über Anfangsbedingungen

Mithilfe der Anfangsbedingung $u_C(0) = U_1$ kann nun der noch unbekannte Parameter U_h ermittelt werden.

$$u_C(0) = U_h \cdot e^{-\frac{0}{R \cdot C}} + U_2$$

$$u_C(0) = U_h + U_2$$

$$U_h = u_C(0) - U_2 = U_1 - U_2$$

Daraus ergibt sich die Formel zur Berechnung der Aufladung eines Kondensators, der bereits eine Anfangsspannung U_1 besitzt:

$$u_C(t) = U_2 + (U_1 - U_2) \cdot e^{-\frac{t}{R \cdot C}} \quad (8.9)$$

Eine Umstellung der Formel 8.9 nach der benötigten Aufladzeit t von der Anfangsspannung U_1 auf eine beliebige Kondensatorspannung U_C ergibt:

$$t = -R \cdot C \cdot \ln \frac{U_C - U_2}{U_1 - U_2} \quad (8.10)$$

8 Anhang

Tabelle 4: Mindestkriechstrecken

Bemessungsspannung U_{ges} oder U in V	Kriechstrecken in mm											
	Gedruckte Schaltungen		Übrige Betriebsmittel	Verschmutzungsgrad								
	Verschmutzungsgrad			2			3			4		
	1	2	1	Isolierstoffgruppe			Isolierstoffgruppe			Isolierstoffgruppe		
2)	3)	2)	I	II	III	I	II	III ⁴⁾	I	II	III ⁴⁾	
10	0,025	0,04	0,08	0,40	0,40	0,40	1,00	1,00	1,00	1,60	1,60	1,60
12,5	0,025	0,04	0,09	0,42	0,42	0,42	1,05	1,05	1,05	1,60	1,60	1,60
16	0,025	0,04	0,10	0,45	0,45	0,45	1,10	1,10	1,10	1,60	1,60	1,60
20	0,025	0,04	0,11	0,48	0,48	0,48	1,20	1,20	1,20	1,60	1,60	1,60
25	0,025	0,04	0,125	0,50	0,50	0,50	1,25	1,25	1,25	1,70	1,70	1,70
32	0,025	0,04	0,14	0,53	0,53	0,53	1,30	1,30	1,30	1,80	1,80	1,80
40	0,025	0,04	0,16	0,56	0,80	1,10	1,40	1,60	1,80	1,90	2,40	3,00
50	0,025	0,04	0,18	0,60	0,85	1,20	1,50	1,70	1,90	2,00	2,50	3,20
63	0,040	0,63	0,20	0,63	0,90	1,25	1,60	1,80	2,00	2,10	2,60	3,40
80	0,063	0,10	0,22	0,67	0,95	1,30	1,70	1,90	2,10	2,20	2,80	3,60
100	0,10	0,16	0,25	0,71	1,00	1,40	1,80	2,00	2,20	2,40	3,00	3,80
125	0,16	0,25	0,28	0,75	1,05	1,50	1,90	2,10	2,40	2,50	3,20	4,00
160	0,25	0,40	0,32	0,80	1,10	1,60	2,00	2,20	2,50	3,20	4,00	5,00
200	0,40	0,63	0,42	1,00	1,40	2,00	2,50	2,80	3,20	4,00	5,00	6,30
250	0,56	1,00	0,56	1,25	1,80	2,50	3,20	3,60	4,00	5,00	6,30	8,00
320	0,75	1,60	0,75	1,60	2,20	3,20	4,00	4,50	5,00	6,30	8,00	10,00
400	1,00	2,00	1,00	2,00	2,80	4,00	5,00	5,60	6,30	8,00	10,00	12,50
500	1,30	2,50	1,30	2,50	3,60	5,00	6,30	7,10	8,00	10,00	12,50	16,00
630	1,80	3,20	1,80	3,20	4,50	6,30	8,00	9,00	10,00	12,50	16,00	20,00
800	2,40	4,00	2,40	4,00	5,60	8,00	10,00	11,00	12,50	16,00	20,00	25,00
1000	3,20	5,00	3,20	5,00	7,10	10,00	12,50	14,00	16,00	20,00	25,00	32,00

Abbildung 8.2: Mindestkriechstrecken (angelehnt an IEC 60950) [19]

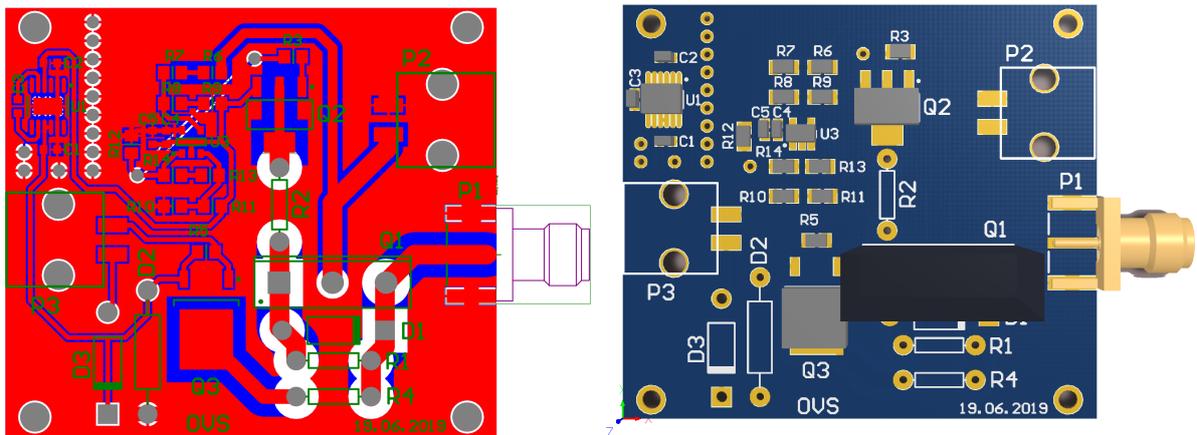


Abbildung 8.3: Layout des OVS

8 Anhang

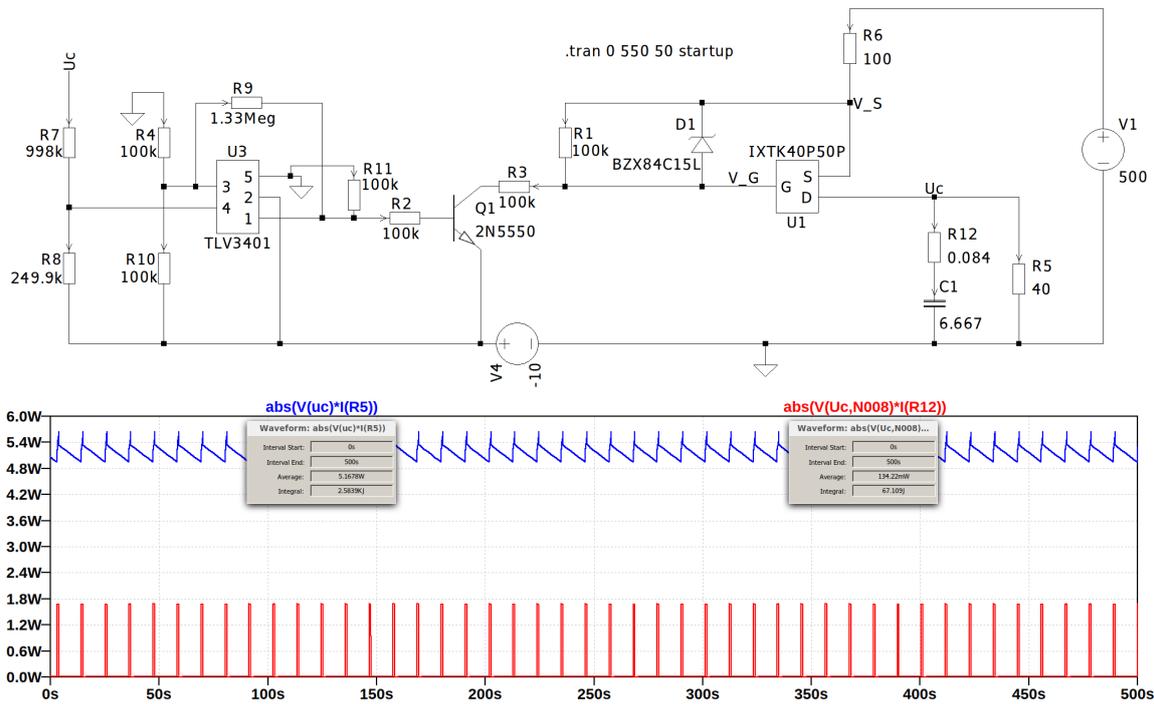


Abbildung 8.4: Effizienzanalyse des Direkt-Betriebs mit 15 V und zwei parallelen C-Blöcken

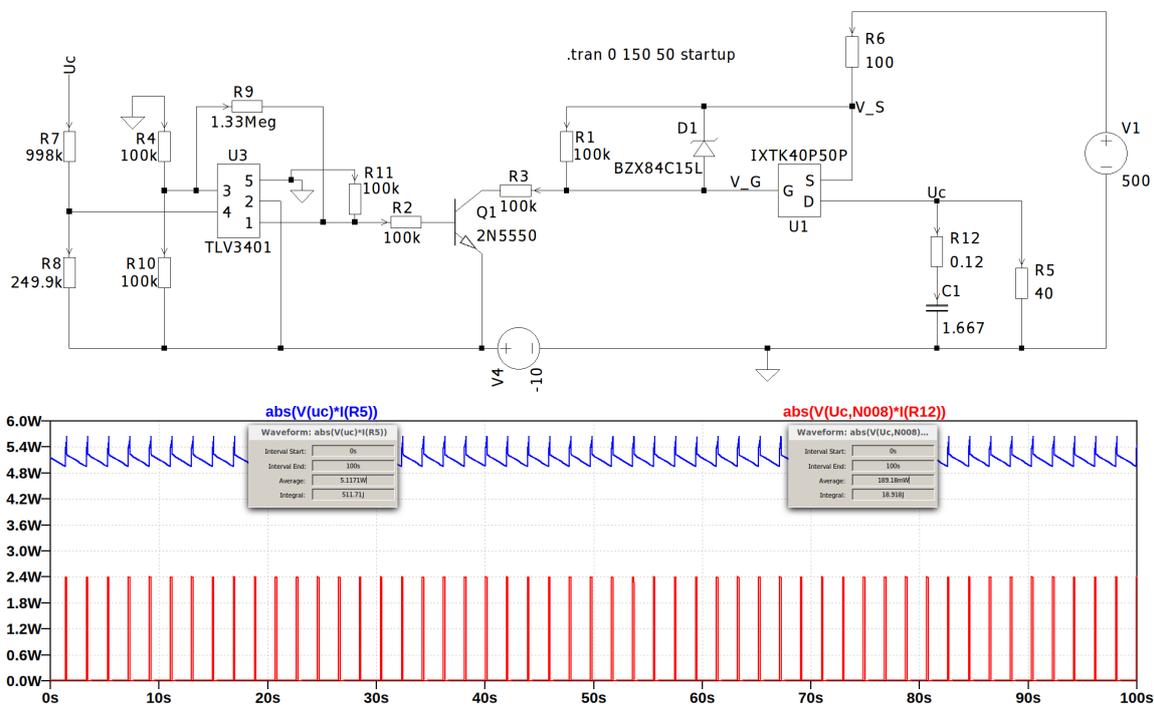


Abbildung 8.5: Effizienzanalyse des Direkt-Betriebs mit 15 V (10 F-Supercaps)

8 Anhang

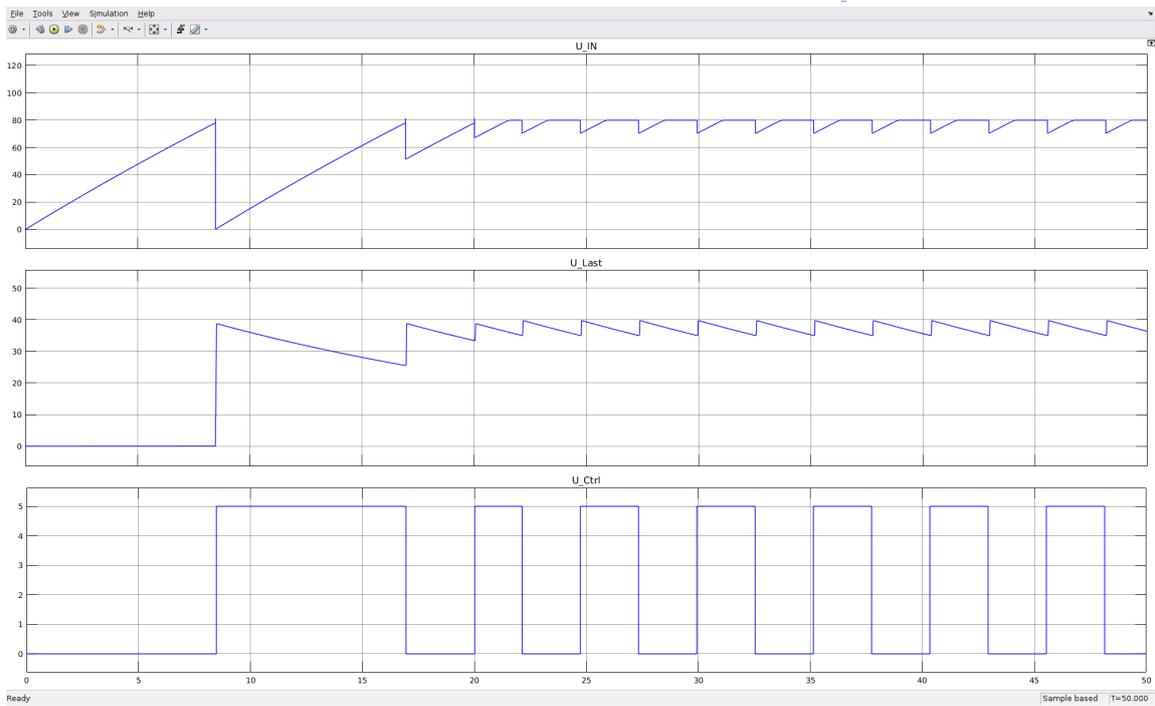
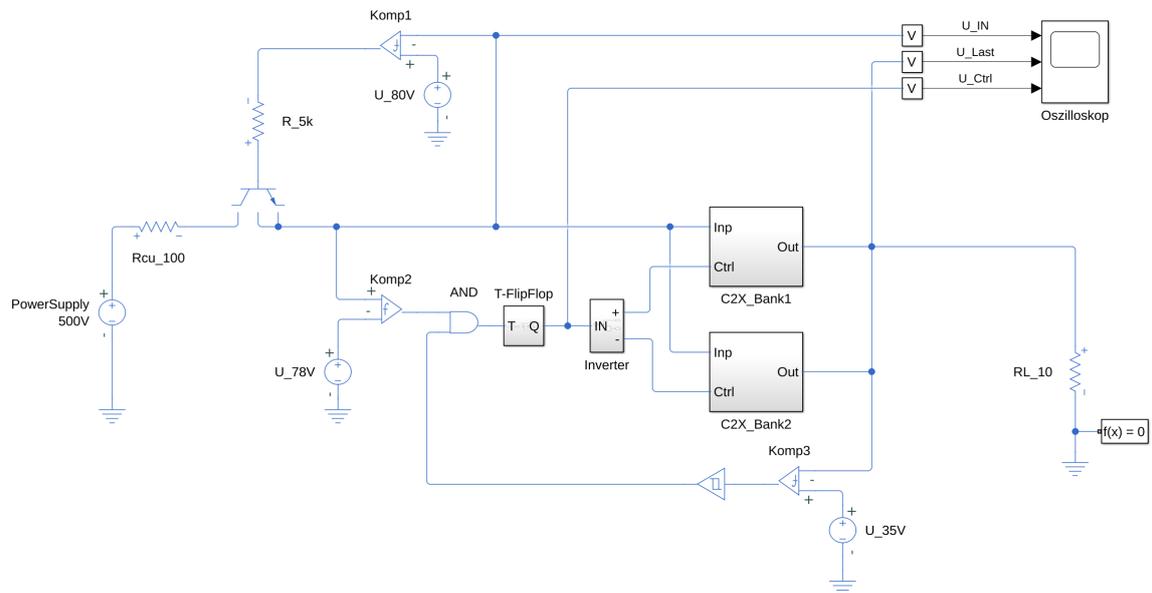


Abbildung 8.6: Simulation zur Switch-Idee (Stand vor Beginn der Bachelorarbeit)

8 Anhang

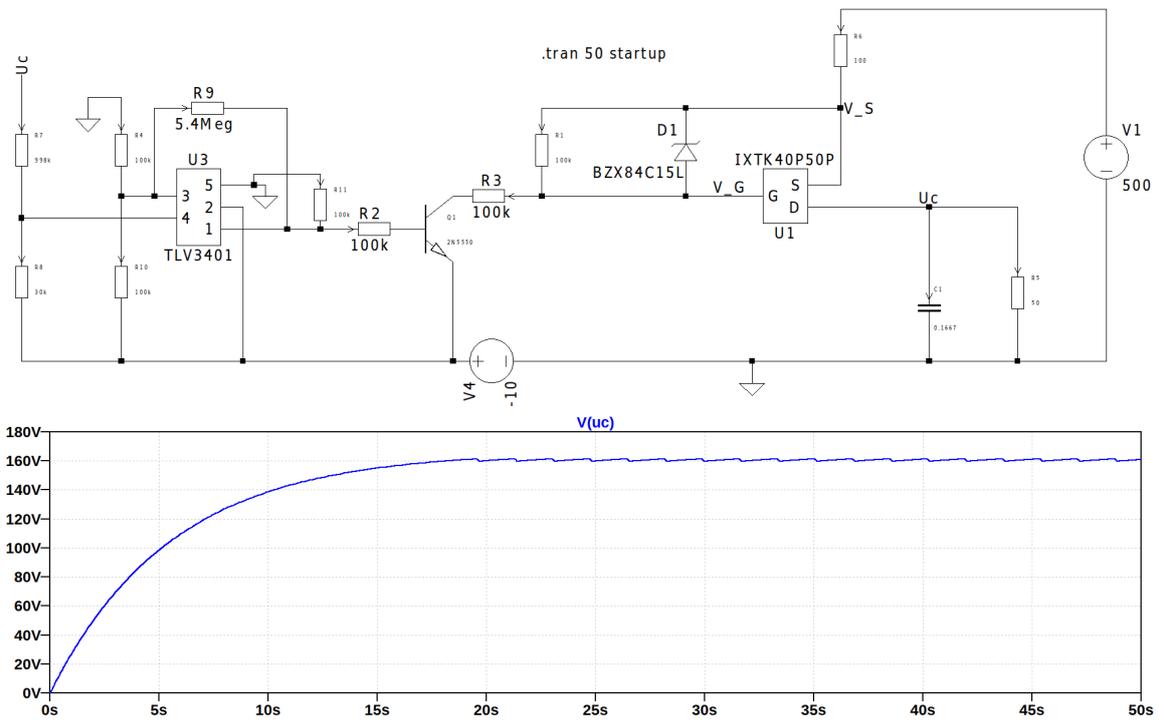


Abbildung 8.7: Simulation des 160 V-OVS des C-Bank-Switch-Betriebs

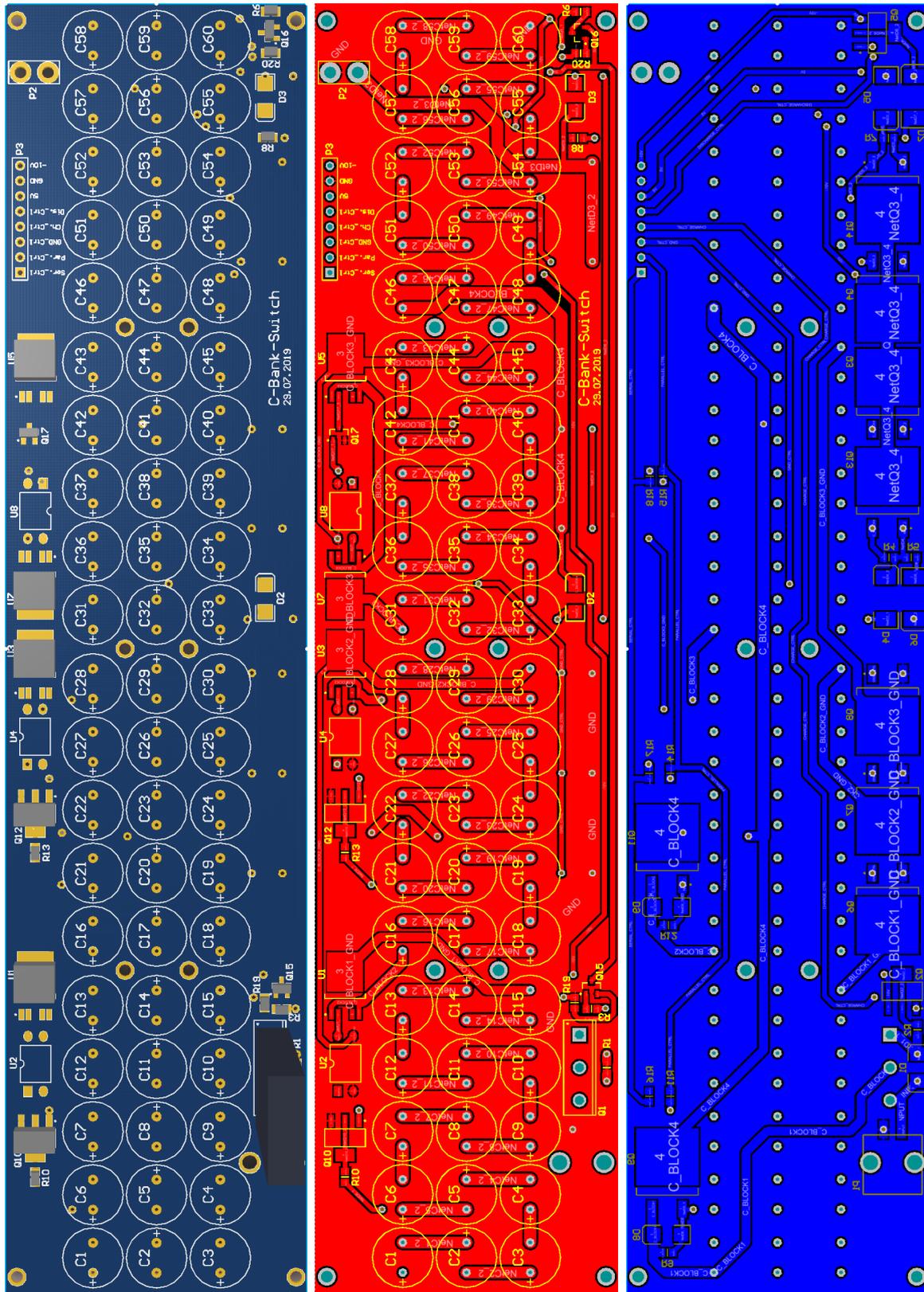


Abbildung 8.8: Layout des C-Bank-Switch-Betriebs mit vier C-Blöcken

8 Anhang

```
1 const int Serial_Ctrl    = 6;
2 const int Parallel_Ctrl  = 5;
3 const int GND_Ctrl      = 4;
4 const int Charge_Ctrl   = 3;
5 const int Discharge_Ctrl = 2;
6
7 void setup() {
8     pinMode(Charge_Ctrl, OUTPUT);
9     pinMode(Discharge_Ctrl, OUTPUT);
10    pinMode(Serial_Ctrl, OUTPUT);
11    pinMode(Parallel_Ctrl, OUTPUT);
12    pinMode(GND_Ctrl, OUTPUT);
13
14    digitalWrite(Charge_Ctrl, HIGH); //Low-Aktiv
15    digitalWrite(Discharge_Ctrl, HIGH); //Low-Aktiv
16    digitalWrite(Serial_Ctrl, LOW);
17    // GND_Ctrl & Parallel_Ctrl == HIGH -> Ladungsausgleich der C's
18    digitalWrite(GND_Ctrl, HIGH);
19    digitalWrite(Parallel_Ctrl, HIGH);
20    delay(10000);
21 }
22
23 void loop() {
24     //CHARGE();
25     //DISCHARGE();
26 }
27
28 void CHARGE () {
29     digitalWrite(Discharge_Ctrl, HIGH); //Low-Aktiv
30     delay(5);
31     digitalWrite(GND_Ctrl, LOW);
32     digitalWrite(Parallel_Ctrl, LOW);
33     delay(5);
34     digitalWrite(Serial_Ctrl, HIGH);
35     digitalWrite(Charge_Ctrl, LOW); //Low-Aktiv
36     delay(5);
37 }
38
39 void DISCHARGE() {
40     digitalWrite(Charge_Ctrl, HIGH); //Low-Aktiv
41     delay(5);
42     digitalWrite(Serial_Ctrl, LOW);
43     delay(5);
44     digitalWrite(GND_Ctrl, HIGH);
45     digitalWrite(Parallel_Ctrl, HIGH);
46     digitalWrite(Discharge_Ctrl, LOW); //Low-Aktiv
47     delay(5);
48 }
```

Codeblock 8.1: Arduino-Testprogramm für eine einzelne C-Bank

8 Anhang

```
const int BANK1_Serial_Ctrl    = 6;           // BANK 1
2 const int BANK1_Parallel_Ctrl = 5;
const int BANK1_GND_Ctrl      = 4;
4 const int BANK1_Charge_Ctrl  = 3;
const int BANK1_Discharge_Ctrl = 2;
6 const int BANK2_Serial_Ctrl  = 12;          // BANK 2
const int BANK2_Parallel_Ctrl = 11;
8 const int BANK2_GND_Ctrl    = 10;
const int BANK2_Charge_Ctrl   = 9;
10 const int BANK2_Discharge_Ctrl = 8;

12 void setup() {
    pinMode(BANK1_Charge_Ctrl, OUTPUT);
14    pinMode(BANK1_Discharge_Ctrl, OUTPUT);
    pinMode(BANK1_Serial_Ctrl, OUTPUT);
16    pinMode(BANK1_Parallel_Ctrl, OUTPUT);
    pinMode(BANK1_GND_Ctrl, OUTPUT);
18    pinMode(BANK2_Charge_Ctrl, OUTPUT);
    pinMode(BANK2_Discharge_Ctrl, OUTPUT);
20    pinMode(BANK2_Serial_Ctrl, OUTPUT);
    pinMode(BANK2_Parallel_Ctrl, OUTPUT);
22    pinMode(BANK2_GND_Ctrl, OUTPUT);

24    //Charge_Ctrl und Discharge_Ctrl sind LOW-Aktiv
    digitalWrite(BANK1_Charge_Ctrl, HIGH);
26    digitalWrite(BANK1_Discharge_Ctrl, HIGH);
    digitalWrite(BANK1_Serial_Ctrl, LOW);
28    digitalWrite(BANK1_GND_Ctrl, HIGH);
    digitalWrite(BANK1_Parallel_Ctrl, HIGH);
30    digitalWrite(BANK2_Charge_Ctrl, HIGH);
    digitalWrite(BANK2_Discharge_Ctrl, HIGH);
32    digitalWrite(BANK2_Serial_Ctrl, LOW);
    digitalWrite(BANK2_GND_Ctrl, HIGH);
34    digitalWrite(BANK2_Parallel_Ctrl, HIGH);
    // GND_Ctrl & Parallel_Ctrl == HIGH --> Ladungsausgleich der C's
36    delay(5000);
}
38

void loop() {
40    /**
    B1CH_B2DIS();
42    delay(500);
    B1DIS_B2CH();
44    delay(500);
    /**
46    //B1DIS();
    //B2DIS();
48    //ALL_DIS();
    //ALL_CH();
50 }
```

8 Anhang

```
52 void B1CH() { // BANK 1
    digitalWrite(BANK1_Discharge_Ctrl, HIGH);
54 delay(1);
    digitalWrite(BANK1_GND_Ctrl, LOW);
56 digitalWrite(BANK1_Parallel_Ctrl, LOW);
    digitalWrite(BANK1_Serial_Ctrl, HIGH);
58 digitalWrite(BANK1_Charge_Ctrl, LOW);
}
60 void B2CH() { // BANK 2
    digitalWrite(BANK2_Discharge_Ctrl, HIGH);
62 delay(1);
    digitalWrite(BANK2_GND_Ctrl, LOW);
64 digitalWrite(BANK2_Parallel_Ctrl, LOW);
    digitalWrite(BANK2_Serial_Ctrl, HIGH);
66 digitalWrite(BANK2_Charge_Ctrl, LOW);
}
68 void B1DIS() { // BANK 1
    digitalWrite(BANK1_Charge_Ctrl, HIGH);
70 delay(1);
    digitalWrite(BANK1_Serial_Ctrl, LOW);
72 digitalWrite(BANK1_GND_Ctrl, HIGH);
    digitalWrite(BANK1_Parallel_Ctrl, HIGH);
74 digitalWrite(BANK1_Discharge_Ctrl, LOW);
}
76 void B2DIS() { // BANK 2
    digitalWrite(BANK2_Charge_Ctrl, HIGH);
78 delay(1);
    digitalWrite(BANK2_Serial_Ctrl, LOW);
80 digitalWrite(BANK2_GND_Ctrl, HIGH);
    digitalWrite(BANK2_Parallel_Ctrl, HIGH);
82 digitalWrite(BANK2_Discharge_Ctrl, LOW);
}
84 void ALL_CH() {
    B1CH(); // BANK 1
86 B2CH(); // BANK 2
}
88 void ALL_DIS() {
    B1DIS(); // BANK 1
90 B2DIS(); // BANK 2
}
92 void B1CH_B2DIS() {
    B1CH(); // BANK 1
94 B2DIS(); // BANK 2
}
96 void B1DIS_B2CH() {
    B1DIS(); // BANK 1
98 B2CH(); // BANK 2
}
```

Codeblock 8.2: Arduino-Programm für den C-Bank-Switch-Betrieb